Învăţământul profesional şi tehnic în domeniul TIC
Proiect cofinanţat din Fondul Social European în cadrul POS DRU 2007-2013
Beneficiar – Centrul Naţional de Dezvoltare a Învăţământului Profesional şi Tehnic
str. Spiru Haret nr. 10-12, sector 1, Bucureşti-010176, tel. 021-3111162, fax. 021-3125498, vet@tvet.ro

Circuite logice integrate în automatizări

Partea I

Material de învăţare

Domeniul: electronică automatizări

Calificarea: Tehnician în automatizări

Nivel 3

2009

AUTOR:

GHEAŢĂ CARMEN LILIANA – Profesor grad didactic I

COORDONATOR:

DIACONU GABRIELA – Profesor grad didactic I

CONSULTANŢĂ:

IOANA CÎRSTEA – expert CNDIPT

GABRIELA CIOBANU – expert CNDIPT

ANGELA POPESCU – expert CNDIPT

DANA STROIE – expert CNDIPT

Acest material a fost elaborat în cadrul proiectului *Învăţământul profesional şi tehnic în domeniul TIC,* proiect cofinanţat din Fondul Social European în cadrul POS DRU 2007-2013

CUPRINS

I. INTRODUCERE 5
II. RESURSE 10

Tema 1. Funcţii logice; forme de reprezentare a funcţiilor logice 10
Fişa de documentare 1.1 *Funcţii logice* 10
Activitatea de învăţare 1.1.1 Funcţii logice 1 12
Activitatea de învăţare 1.1.2 Funcţii logice 2 13
Activitatea de învăţare 1.1.3 Funcţii logice 3 14
Fişa de documentare 1.2 Forme de reprezentare a funcţiilor logice 16
Activitatea de învăţare 1.2.1 Reprezentarea funcţiilor logice prin tabele de adevăr 19
Activitatea de învăţare 1.2.2 Reprezentarea funcţiilor logice prin tabele de adevăr 20
Fişa de documentare 1.3 Minimizarea funcţiilor logice 21
Activitatea de învăţare 1.3.1 Minimizarea funcţiilor logice prin metode algebrice. 27
Activitatea de învăţare 1.3.2 Minimizarea funcţiilor logice cu ajutorul diagramei Veitch-Karnaugh 28
Activitatea de învăţare 1.3.2 Minimizarea funcţiilor logice 29

Tema 2. Porţi logice. 30
Fişa de documentare 2.1 Porţi logice; simbol, tabel de adevăr, funcţionare 30
Activitatea de învăţare 2.1.1 Porţi logice 1 35
Activitatea de învăţare 2.1.2 Porţi logice 2 37
Activitatea de învăţare 2.1.3 Porţi logice 3 38
Activitatea de învăţare 2.1.4 Identificarea defectelor circuitelor logice 1 41
Activitatea de învăţare 2.1.5 Identificarea defectelor circuitelor logice 2 42
Activitatea de învăţare 2.1.6 Identificarea defectelor circuitelor logice 3 43
Activitatea de învăţare 2.1.7 Identificarea defectelor circuitelor logice 4 44
Fişa de documentare 2.2 Parametrii porţilor logice 45
Activitatea de învăţare 2.2.1 Comparaţie între tehnologia TTL şi CMOS 47
Activitatea de învăţare 2.2.2 Dimensionarea rezistoarelor conectate în circuite cu porţi TTL 48
Activitatea de învăţare 2.2.3 Măsurarea parametrilor porţilor logice 49
Activitatea de învăţare 2.2.4 Parametrii porţilor logice 1 52
Activitatea de învăţare 2.2.5 Parametrii porţilor logice 2 53
Fişa de documentare 2.3 Analiza şi sinteza circuitelor logice combinaţionale 54
Activitatea de învăţare 2.3.1 Implementarea funcţiilor logice 1 56
Activitatea de învăţare 2.3.2 Implementarea funcţiilor logice 2 57
Activitatea de învăţare 2.3.3 Implementarea funcţiilor logice 3 58
Activitatea de învăţare 2.3.4 Implementarea funcţiilor logice 4 59
Activitatea de învăţare 2.3.5 Implementarea funcţiilor logice 5 60
Activitatea de învăţare 2.3.6 Implementarea funcţiilor logice 6 61
Fişa de documentare 2.4 PROGRAMUL Digital Works 62
Activitatea de învăţare 2.4.1 Analiza circuitelor logice folosind programul Digital Works 64

Tema 3. Circuite logice combinaţionale 65
Fişa de documentare 3.1 Codificatoare 65
Activitatea de învăţare 3.1.1 Codificatoare 1 68

Activitatea de învăţare 3.1.2 Codificatoare 2 69
Activitatea de învăţare 3.1.3 Codificatoare 3 70
Activitatea de învăţare 3.1.4 Codificatorul 74147 71
Activitatea de învăţare 3.1.5 Codificatoare 4 72
Fişa de documentare 3.2 Decodificatoare 73
DCD 73
Activitatea de învăţare 3.2.1 Decodificatoare de adresă 1 77
Activitatea de învăţare 3.2.2 Decodificatoare de adresă 2 78
Activitatea de învăţare 3.2.3 Analiza decodificatoarelor de adresă folosind programul Digital Works 79
Activitatea de învăţare 3.2.4 Decodificatorul binar zecimal 80
Activitatea de învăţare 3.2.5 Decodificatorul BCD - 7 segmente 81
Activitatea de învăţare 3.2.6 Analiza decodificatoarelor de adresă folosind programul Digital Works 83
Fişa de documentare 3.3 Multiplexoare 85
Activitatea de învăţare 3.3.1 Multiplexoare 1 88
Activitatea de învăţare 3.3.2 Multiplexoare 2 89
Activitatea de învăţare 3.3.3 Multiplexoare 3 90
Activitatea de învăţare 3.3.4 Multiplexoare 4 91
Activitatea de învăţare 3.3.5 Multiplexoare 5 92
Activitatea de învăţare 3.3.6 Multiplexoare 6 93
Activitatea de învăţare 3.3.7 Multiplexoare 7 94
Activitatea de învăţare 3.3.8 Multiplexoare 8 95
Activitatea de învăţare 3.3.9 Extinderea capacităţii de multiplexare 1 96
Activitatea de învăţare 3.3.10 Extinderea capacităţii de multiplexare 2 97
Activitatea de învăţare 3.3.11 Implementarea funcţiilor logice cu ajutorul multiplexoarelor 98
Fişa de documentare 3.4 Demultiplexoare 99
Activitatea de învăţare 3.4.1 Demultiplexoare 1 100
Activitatea de învăţare 3.4.2 Utilizările demultiplexoarelor în sisteme de automatizări 101
Activitatea de învăţare 3.4.3 Extinderea capacităţii de demultiplexare 102
Fişa de documentare 3.5 Comparatorul digital 103
Activitatea de învăţare 3.5.1 Comparatorul digital 106
Activitatea de învăţare 3.5.2 Analiza comparatorului digital folosind programul Digital Works 107
Activitatea de învăţare 3.5.3 Extinderea capacităţii comparatorul digital 108
Fişa de documentare 3.6 Detectorul de paritate 109
Activitatea de învăţare 3.6.1 Detectorul de paritate 110
Activitatea de învăţare 3.6.2 Detectorul de paritate 2 111
Activitatea de învăţare 3.6.3 Detectorul de paritate cu 4 variabile de intrare 1 112
Activitatea de învăţare 3.6.3 Detectorul de paritate cu 4 variabile de intrare 2 113
Activitatea de învăţare 3.6.4 Analiza generatorului/detectorului de paritate de 8 biţi folosind programul Digital Works 114
Activitatea de învăţare 3.6.5 Detectorul de paritate cu 8 variabile de intrare 115
Activitatea de învăţare 3.6.6 Circuitele logice combinaţionale în automatizări 116

III. GLOSAR 117

IV. BIBLIOGRAFIE 119

I. Introducere

Acest material auxiliar de învăţare a fost elaborat pentru modulul **CIRCUITE LOGICE INTEGRATE ÎN AUTOMATIZĂRI**, pentru clasa a XI-a a liceului tehnologic, domeniul Electronică şi automatizări, specializarea Tehnician în automatizări. Acest modul îţi oferă cunoştinţe care îţi vor permite să-ţi dezvolte abilităţi practice privind structura internă, caracteristicile, parametrii specifici şi funcţionarea circuitelor logice integrate combinaţionale şi cu utilizarea acestor circuite în componentele sistemelor de automatizare, în condiţiile participării nemijlocite şi responsabile la un proces instructiv-formativ centrat pe nevoile şi aspiraţiile proprii.

În acest modul au fost agregate competenţe din unitatea de competenţă tehnică specializată **UTILIZAREA CIRCUITELOR ELECTRONICE REALIZATE CU CIRCUITE LOGICE INTEGRATE ÎN AUTOMATIZARI** şi din unitatea de competenţă cheie **PROCESAREA DATELOR NUMERICE.**

Materialele de învăţare urmăresc cu stricteţe condiţiile de aplicabilitate ale criteriilor de performanţă pentru fiecare competenţă, aşa cum sunt acestea precizate în Standardul de Pregătire Profesională.

Materialul de învăţare are rolul de a te conduce la dobândirea următoarelor competenţe:

- ☑ Identifică circuitele logice integrate după criterii de clasificare
- ☑ Verifică funcţionarea circuitelor logice integrate.
- ☑ Realizează practic şi/sau prin simulare montaje cu circuite logice utilizate în automatizări.

Materialul cuprinde:

- fişe de documentare
- activităţi de învăţare
- glosar

Poţi folosi atât materialul prezent (în forma printabilă), cât şi varianta echivalentă online.

Fişele de documentare îţi oferă cunoştinţele necesare atingerii competenţelor.

Activităţile de învăţare propuse îţi vor permite să-ţi formezi deprinderile necesare atingerii competenţelor. Activităţile de învăţare reprezintă modele. În cadrul procesului de învăţare se pot realiza şi alte activităţi de învăţare necesare atingerii competenţelor, în funcţie de particularităţile fiecărui elev. Activităţile de învăţare se vor efectua atât în timpul orelor de curs, cât şi în afara acestora, prin studiu individual sau ca teme pentru acasă.

Glosarul este util pentru lămurirea rapidă a unor neclarităţi.

În glosar se regăsesc noţiunile subliniate în enunţul activităţilor de învăţare (Menţine apăsată tasta CTRL şi efectuează click pe cuvintele subliniate; vei fi direcţionat la termenul din glosar).

Pentru mai multe lămuriri, consultă fişele de documentare şi alte surse de documentare sugerate în bibliografie sau descoperite prin studiu individual.

Recomandare: pe parcursul parcurgerii modulului întocmeşte un portofoliu care să conţină toate exerciţiile rezolvate şi activităţile desfăşurate, fişe de documentare, observaţii individuale, articole, foi de catalog, prospecte etc.

Competenţa	Tema	Elemente componente
Competenta 1 **Identifică circuitele logice integrate după criterii de clasificare**	**Tema 1 Funcţii logice; forme de reprezentare a funcţiilor logice**	Fişa de documentare 1.1 Funcţii logice
		Activitatea de învăţare 1.1.1 Funcţii logice 1
		Activitatea de învăţare 1.1.2 Funcţii logice 2
		Activitatea de învăţare 1.1.3 Funcţii logice 3
		Activitatea de învăţare 1.1.4 Funcţii logice 4
		Fişa de documentare 1.2 Forme de reprezentare a funcţiilor logice
		Activitatea de învăţare 1.2.1 Reprezentarea funcţiilor logice prin tabele de adevăr 1
		Activitatea de învăţare 1.2.2 Reprezentarea funcţiilor logice prin tabele de adevăr 2
		Fişa de documentare 1.3 Minimizarea funcţiilor logice
		Activitatea de învăţare 1.3.1 Minimizarea funcţiilor logice prin metode algebrice.
		Activitatea de învăţare 1.3.2 Minimizarea funcţiilor logice cu ajutorul diagramei Veitch-Karnaugh
		Activitatea de învăţare 1.3.2 Minimizarea funcţiilor logice
	Tema 2. Porţi logice	*Fişa de documentare 2.1 Porţi logice; simbol, tabel de adevăr, funcţionare*
		Activitatea de învăţare 2.1.1 Porţi logice 1
		Activitatea de învăţare 2.1.2 Porţi logice 2
		Fişa de documentare 2.2 Parametrii porţilor logice
		Activitatea de învăţare 2.2.1 Comparaţie între tehnologia TTL şi CMOS
		Activitatea de învăţare 2.2.5 Parametrii porţilor logice 2
	Tema 3. Circuite logice combinaţionale	*Fişa de documentare 3.1 Codificatoare*
		Activitatea de învăţare 3.1.5 Codificatoare 4
		Fişa de documentare 3.2 Decodificatoare
		Activitatea de învăţare 3.2.1 Decodificatoare de adresă 1
		Activitatea de învăţare 3.2.4 Decodificatorul binar zecimal
		Fişa de documentare 3.3 Multiplexoare
		Activitatea de învăţare 3.3.1 Multiplexoare 1
		Activitatea de învăţare 3.3.5 Multiplexoare 5
		Activitatea de învăţare 3.3.5 Multiplexoare 7

Competenţa	Tema	Elemente componente
		Fişa de documentare 3.5 Comparatorul digital
		Activitatea de învăţare 3.5.1 Comparatorul digital
		Fişa de documentare 3.6 Detectorul de paritate
		Activitatea de învăţare 3.6.3 Detectorul de paritate cu 4 variabile de intrare
Competenta 2 **Verifică funcţionarea circuitelor logice integrate**	Tema 2. Porţi logice	*Fişa de documentare 2.1 Porţi logice; simbol, tabel de adevăr, funcţionare*
		Activitatea de învăţare 2.1.4 Identificarea defectelor circuitelor logice 1
		Activitatea de învăţare 2.1.5 Identificarea defectelor circuitelor logice 2
		Activitatea de învăţare 2.1.5 Identificarea defectelor circuitelor logice 3
		Fişa de documentare 2.2 Parametrii porţilor logice
		Activitatea de învăţare 2.2.4 Parametrii porţilor logice 1
		Fişa de documentare 2.3 Analiza şi sinteza circuitelor logice combinaţionale
		Activitatea de învăţare 2.3.1 Implementarea funcţiilor logice1
		Activitatea de învăţare 2.3.2 Implementarea funcţiilor logice2
		Activitatea de învăţare 2.3.3 Implementarea funcţiilor logice3
		Activitatea de învăţare 2.3.4 Implementarea funcţiilor logice4
		Activitatea de învăţare 2.3.5 Implementarea funcţiilor logice5
		Activitatea de învăţare 2.3.6 Implementarea funcţiilor logice6
	Tema 3. Circuite logice combinaţionale	*Fişa de documentare 3.1 Codificatoare*
		Activitatea de învăţare 3.1.1 Codificatoare 1
		Activitatea de învăţare 3.1.2 Codificatoare 2
		Activitatea de învăţare 3.1.3 Codificatoare 3
		Activitatea de învăţare 3.1.4 Codificatorul 74147
		Fişa de documentare 3.2 Decodificatoare
		Activitatea de învăţare 3.2.5 Decodificatorul BCD - 7 segmente
		Fişa de documentare 3.3 Multiplexoare
		Activitatea de învăţare 3.3.2 Multiplexoare 2
		Activitatea de învăţare 3.3.3 Multiplexoare 3

Competenţa	Tema	Elemente componente
		Activitatea de învăţare 3.3.4 Multiplexoare 4
		Activitatea de învăţare 3.3.6 Multiplexoare 6
		Activitatea de învăţare 3.3.8 Multiplexoare 8
		Activitatea de învăţare 3.3.9 Extinderea capacităţii de multiplexare
		Activitatea de învăţare 3.3.10 Implementarea funcţiilor logice cu ajutorul multiplexoarelor
		Fişa de documentare 3.4 Demultiplexoare
		Activitatea de învăţare 3.4.1 Demultiplexoare 1
		Activitatea de învăţare 3.4.2 Utilizările demultiplexoarelor în sisteme de automatizări
		Activitatea de învăţare 3.4.3 Extinderea capacităţii de demultiplexare
		Fişa de documentare 3.5 Comparatorul digital
		Activitatea de învăţare 3.5.3 Extinderea capacităţii comparatorul digital
		Fişa de documentare 3.6 Detectorul de paritate
		Activitatea de învăţare 3.6.1 Detectorul de paritate 1
		Activitatea de învăţare 3.6.2 Detectorul de paritate 2
		Activitatea de învăţare 3.6.6 Circuitele logice combinaţionale în automatizări
Competenţa 3 **Realizează practic şi/sau prin simulare montaje cu circuite logice utilizate în automatizări**	Tema 2. Porţi logice	***Fişa de documentare 2.1 Porţi logice; simbol, tabel de adevăr, funcţionare***
		Activitatea de învăţare 2.1.3 Porţi logice 3
		Activitatea de învăţare 2.1.7 Identificarea defectelor circuitelor logice 4
		Fişa de documentare 2.2 Parametrii porţilor logice
		Activitatea de învăţare 2.2.2 Dimensionarea rezistoarelor conectate în circuite cu porţi TTL
		Activitatea de învăţare 2.2.3 Măsurarea parametrilor porţilor logice
		Fişa de documentare 2.4 PROGRAMUL Digital Works
		Activitatea de învăţare 2.4.1 Analiza circuitelor logice folosind programul Digital Works
	Tema 3. Circuite logice combinaţionale	*Fişa de documentare 3.2 Decodificatoare*
		Activitatea de învăţare 3.2.3 Analiza decodificatoarelor de adresă folosind programul Digital Works
		Activitatea de învăţare 3.2.6 Analiza

Competenţa	Tema	Elemente componente
		decodificatoarelor BCD – 7 segmente folosind programul Digital Works
		Fişa de documentare 3.5 Comparatorul digital
		Activitatea de învăţare 3.5.2 Analiza comparatorului digital folosind programul Digital Works
		Fişa de documentare 3.6 Detectorul de paritate
		Activitatea de învăţare 3.6.4 Analiza generatorului/detectorului de paritate de 8 biţi folosind programul Digital Works

II. Resurse

Tema 1. Funcţii logice; forme de reprezentare a funcţiilor logice

Fişa de documentare 1.1 *Funcţii logice*

La baza proiectării circuitelor digitale stă algebra booleană. Algebra Booleană, cunoscută şi sub denumirea de *Algebra logică,* operează cu f*uncţii* logice.
F*uncţia logică* sau *funcţia binară* ia valoarea logică 1 când este adevărată şi 0 când este falsă.

Funcţiile logice se pot exprima prin expresii logice. Aceste expresii se pot deduce din tabelul de adevăr[1] sau decurg din anumite observaţii intuitive legate de comportamentul unei anumite funcţii logice.
Operaţiile logice de bază sunt prezentate în tabelul de mai jos:

Matematică	***Logică***	***Tehnică***
Prima lege de compoziţie (suma logică) $x_1 + x_2$	Disjuncţie $x_1 \vee x_2$	SAU (OR) $x_1 \vee x_2$
A doua lege de compoziţie (produsul logic) $x_1 \cdot x_2$	Conjuncţie $x_1 \wedge x_2$	ŞI (AND) $x_1 \cdot x_2$
Elementul invers $\overline{x}$	Negaţie $\neg x$	NU (NOT) $\overline{x}$

Se observă că denumirile şi simbolurile operaţiilor logice diferă de la un domeniu la altul. În cele ce urmează, vom utiliza aproape exclusiv notaţiile din matematică.

Exprimarea matematică a unei funcţii logice necesită cunoaşterea *axiomelor* şi a *teoremelor* ale algebrei Booleene.

Axiomele algebrei Booleene

Se consideră o mulţime, M, compusă din n elemente (x_1, x_2, ..., x_n) şi operaţiile "$\cdot$" (produs logic) şi "+" (sumă logică) deja prezentate.

Spunem că mulţimea M formează o algebră Booleană dacă:

1. Mulţimea M conţine cel puţin două elemente distincte:
   $\exists\ x_i, x_j \in M$, cu $x_i \neq x_j$.
2. Pentru orice $x_i, x_j \in M$, avem:
   $x_i \cdot x_j \in M$ şi $x_i + x_j \in M$, cu $1 \leq i, j \leq n$.
3. Operaţiile "$\cdot$" şi "+" prezintă următoarele proprietăţi:
   a) comutativitatea:
   $$x_1 \cdot x_2 = x_2 \cdot x_1;$$
   $$x_1 + x_2 = x_2 + x_1;$$
   b) asociativitatea:
   $$x_1 \cdot x_2 \cdot x_3 = (x_1 \cdot x_2) \cdot x_3 = x_1 \cdot (x_2 \cdot x_3) = \ldots ;$$
   $$x_1 + x_2 + x_3 = (x_1 + x_2) + x_3 = x_1 + (x_2 + x_3) = \ldots ;$$

[1] Vezi Fişa de documentare 1.2

c) distributivitatea (uneia faţă de cealaltă):

$x_1 \cdot (x_2 + x_3) = x_1 \cdot x_2 + x_1 \cdot x_3$;

$x_1 + (x_2 \cdot x_3) = (x_1 + x_2) \cdot (x_1 + x_3)$;

4. Ambele operaţii admit câte un "element neutru" cu proprietatea:

$x \cdot 1 = 1 \cdot x = x$;

$x + 0 = 0 + x = x$;

5. Pentru orice $x \in M$, va exista un element $\overline{x}$ (non x) cu proprietăţile:

$x \cdot \overline{x} = 0$;

$x + \overline{x} = 1$.

Ultimele două relaţii poartă numele de *principiul contradicţiei*, respectiv - *principiul terţului exclus* şi se enunţă astfel:

Principiul contradicţiei: o propoziţie nu poate fi şi adevărată şi falsă în acelaşi timp.

Principiul terţului exclus: o propoziţie este sau adevărată, sau falsă, o a treia posibilitate fiind exclusă.

Teoremele algebrei Booleene

Pornind de la axiome, se deduc următoarele teoreme care devin reguli de calcul în cadrul algebrei Booleene:

1. Principiul dublei negaţii:

$\overline{\overline{x}} = x$ (dubla negaţie este echivalentă cu afirmaţia).

2. Idempotenţa:

$\underbrace{x \cdot x \cdot \ldots \cdot x}_{n} = x$;

$\underbrace{x + x + \ldots + x}_{n} = x$.

3. Absorbţia:

$x_1 \cdot (x_1 + x_2) = x_1$;

$x_1 + (x_1 \cdot x_2) = x_1$.

4. Legile elementelor neutre:

$x \cdot 0 = 0$;

$x + 0 = x$;

$x \cdot 1 = x$;

$x + 1 = 1$.

5. Formulele lui De Morgan:

$\overline{x_1 \cdot x_2} = \overline{x}_1 + \overline{x}_2$;

$\overline{x_1 + x_2} = \overline{x}_1 \cdot \overline{x}_2$.

Știați că…..

Algebra Booleană a fost concepută pe la mijlocul secolului al XIX-lea, de către matematicianul englez George Boole (1815 ÷ 1864) care a propus o interpretare matematică a logicii propozițiilor bivalente de tip „Da" – „Nu" sau „Adevărat" – Fals" etc.

Abia în 1938, Claude Shannon, de la Institutul de Tehnologie din Massachusetts – California, avea să o utilizeze pentru prima oară la analiza circuitelor de comutație.

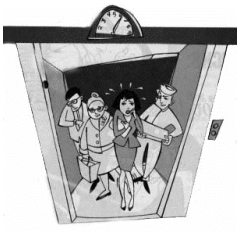
Activitatea de învăţare 1.1.1 Funcţii logice 1

Competenţa: Identifică circuitele logice integrate după criterii de clasificare
Obiectivul/obiective vizate:
În urma acestei activităţi de învăţare vei fi capabil să exprimi funcţiile logice pe baza observaţiilor intuitive legate de comportamentul unei anumite funcţii logice.
Durata: 10 minute

Tipul activităţii: Problematizare

- **Activitatea se va desfăşura în laboratorul de electronică sau în sala de clasă.**
- **Resurse:** Fişe de lucru.
- **Organizare:** Vei lucra individual.
- **Evaluare / Autoevaluare:** autoevaluare.

Rezolvă sarcinile de lucru de mai jos:



Stabileşte expresia funcţiei logice descrisă de următorul enunţ:
„Pentru pornirea unui ascensor este necesar ca:
-uşa ascensorului să fie închisă
-butonul de pornire să fie acţionat”

Activitatea de învăţare 1.1.2 Funcţii logice 2

Competenţa: Identifică circuitele logice integrate după criterii de clasificare
Obiectivul/obiective vizate:
În urma acestei activităţi de învăţare vei fi capabil să exprimi funcţiile logice pe baza observaţiilor intuitive legate de comportamentul unei anumite funcţii logice.
Durata: 30 minute

Tipul activităţii: Problematizare

- **Activitatea se va desfăşura în laboratorul de electronică sau în sala de clasă**
- **Resurse:** Fişe de lucru.
- **Organizare:** Vei lucra în echipă.
- **Evaluare / Autoevaluare:** autoevaluare.

Rezolvă sarcinile de lucru de mai jos:

Considerăm trei robinete x,y si z. Ne propunem să menţinem un rezervor plin cu ajutorul acestor trei robinete.

Stabileşte expresiile funcţiilor logice descrise de următoarele enunţuri:

a.Rezervorul poate fi menţinut plin daca cel puţin doua robinete sunt deschise.
b.Rezervorul poate fi menţinut plin daca cel puţin un robinet este deschis.
c.Rezervorul poate fi menţinut plin daca toate robinetele sunt deschise.

Fiecare echipă va stabili expresia funcţiei logice corespunzătoare unui enunţ. După 10 minute, grupurile se reunesc în plen şi compară rezultatele şi trag concluziile.
Afişaţi pe tablă/flip-chart rezultatele întregii discuţii.

Activitatea de învăţare 1.1.3 Funcţii logice 3

Competenţa: Identifică circuitele logice integrate după criterii de clasificare
Obiectivul/obiective vizate:
În urma acestei activităţi de învăţare vei fi capabil să exprimi funcţiile logice pe baza algebrei booleene.
Durata: 30 minute

Tipul activităţii: Exerciţiu

- **Activitatea se va desfăşura în laboratorul de electronică sau în sala de clasă**
- **Resurse:** Fişe de lucru.
- **Organizare:** Vei lucra în echipă.
- **Evaluare / Autoevaluare:** autoevaluare.

Rezolvă sarcinile de lucru de mai jos:

Pe baza postulatelor algebrei booleene, demonstrează următoarele egalităţi:

$$\overline{\overline{A}+B}+\overline{\overline{A}+\overline{B}}=A$$

$$A+\overline{A}\cdot B=A+B$$

$$A\cdot C\cdot(B+C)=A\cdot C$$

Clasa se va împărţi în echipe de câte 3 elevi. Fiecare elev din echipă va demonstra una dintre egalităţi, după care le vor explica coechipierilor rezultatul propriei demonstraţii. Astfel fiecărui elev îi revine responsabilitatea predării şi învăţării de la colegi.

Activitatea de învăţare 1.1.4 Funcţii logice 4

Competenţa: Identifică circuitele logice integrate după criterii de clasificare
Obiectivul/obiective vizate:
În urma acestei activităţi de învăţare vei fi capabil să exprimi funcţiile logice pe baza algebrei booleene.
Durata: 50 minute

Tipul activităţii: Metoda grupului de experţi

- **Activitatea se va desfăşura în laboratorul de electronică sau în sala de clasă**
- **Resurse:** Fişe de lucru.
- **Organizare:** Vei în echipă.
- **Evaluare / Autoevaluare:** autoevaluare.

Rezolvă sarcinile de lucru de mai jos:

Aplică axiomele şi teoremele algebrei booleene pentru a simplifica următoarele funcţii:

a. $(a + a \cdot b) \cdot (a + b)$
b. $a \cdot b + a + b + c + d$
c. $a + b \cdot c + a \cdot b \cdot c \cdot (a \cdot d + b)$
d. $a \cdot b \cdot c \cdot d + a \cdot b \cdot c \cdot d + a \cdot b \cdot c \cdot d + a \cdot b \cdot c \cdot d$

Clasa se va împărţi în echipe de câte 4 elevi. Fiecare elev din echipă va primi un număr de la 1 la 4. Urmează reaşezarea elevilor în sală: toţi elevii cu numărul 1 vor forma un grup de experţi, acelaşi lucru se întâmplă pentru elevii cu celelalte numere obţinându-se astfel patru grupuri de experţi:
Fiecare grup de experţi va simplifica expresia funcţiei logice corespunzătoare unui enunţ. După îndeplinirea sarcinilor de lucru din fiecare grup de experţi, elevii care au simplificat câte o funcţie revin în grupurile iniţiale şi explică colegilor lor modul de simplificare. Astfel fiecărui elev îi revine responsabilitatea predării şi învăţării de la colegi.

Fişa de documentare 1.2 Forme de reprezentare a funcţiilor logice

O funcţie logică se poate defini printr-o expresie logică sau printr-un tabel de adevăr. În tabelul de adevăr se indică valoarea funcţiei logice pentru toate combinaţiile posibile ale variabilelor booleene de intrare. *Tabelul de adevăr conţine* în primele coloane valorile logice ale variabilelor (considerate independente) şi în ultima coloană - valorile logice ale funcţiei, obţinute prin aplicarea operaţiilor logice asupra variabilelor.

1. Funcţii de 1 variabilă

n=1 variabile de intrare (x)

$\Rightarrow$ $m=2^n=2^1=2$ configuraţii distincte şi
$N=2^m=2^2=4$ funcţii de o variabilă (f_0, f_1, f_2 şi f_3)

x	f_0	f_1	f_2	f_3
0	0	1	0	1
1	0	0	1	1

$f_0(x)=0$ funcţia **ZERO**
$f_1(x)=\overline{x}$ funcţia **NOT**
$f_2(x)=x$ funcţia **DRIVER**
$f_3(x)=1$ funcţia **TAUTOLOGIE**

2. Funcţii de 2 variabile

n=2 variabile de intrare (x, y)

$\Rightarrow$ $m=2^n=2^2=4$ configuraţii distincte ale variabilelor şi
$N=2^m=2^4=16$ funcţii de 2 variabile (f_0, f_1, f_2 … f_{15})

x	y	f_0	f_1	f_2	f_3	f_4	f_5	f_6	f_7	f_8	f_9	f_{10}	f_{11}	f_{12}	f_{13}	f_{14}	f_{15}
0	0	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1
0	1	0	0	1	1	0	0	1	1	0	0	1	1	0	0	1	1
1	0	0	0	0	0	1	1	1	1	0	0	0	0	1	1	1	1
1	1	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1

Recunoaştem:
$f_0(x,y)=0$ funcţia **ZERO**
$f_3(x,y)=\overline{x}$ funcţia **NOT**
$f_5(x,y)=\overline{y}$ funcţia **NOT**
$f_{12}(x,y)=x$ funcţia **DRIVER**
$f_{10}(x,y)=y$ funcţia **DRIVER**
$f_{15}(x,y)=1$ funcţia **TAUTOLOGIE**
Analizăm funcţiile f_8, f_7, f_{14}, f_1, f_6 şi f_9:

- f_8 funcţia **ŞI (AND) –** realizează produsul logic $x \cdot y$

x	y	$f_8(x,y)=x \cdot y$
0	0	0
0	1	0
1	0	0
1	1	1

Funcţia ŞI (AND) ia valoarea 1 când variabilele de intrare iau valoarea 1

- f_7 funcţia **ŞI NEGAT (NAND) –** realizează produsul logic negat $\overline{x \cdot y}$

x	y	$f_7(x,y)=\overline{x \cdot y}$
0	0	1
0	1	1
1	0	1
1	1	0

Funcţia ŞI NEGAT (NAND) ia valoarea 0 când variabilele de intrare iau valoarea 1

- **f_{14} funcţia SAU (OR) – realizează suma logică** $x + y$

x	y	$f_{14}(x,y)=x+y$
0	0	0
0	1	1
1	0	1
1	1	1

Funcţia SAU (OR) ia valoarea 0 când variabilele de intrare iau valoarea 0

- f_1 funcţia **SAU NEGAT (NOR) –** realizează suma logică negată $\overline{x + y}$

x	y	$f_1(x,y)=\overline{x + y}$
0	0	0
0	1	0
1	0	0
1	1	0

Funcţia SAU NEGAT (NOR) ia valoarea 1 când variabilele de intrare iau valoarea 0

- **f_6 funcţia SAU EXCLUSIV (XOR) – realizează suma logică modulo2** $x \oplus y$

x	y	$f_6(x,y)=x \oplus y$
0	0	0
0	1	1
1	0	1
1	1	0

Funcţia SAU EXCLUSIV (XOR) ia valoarea 0 atunci când variabilele de intrare iau aceiaşi valoare (valoarea 0 sau valoarea 1)

- **f_9 funcţia SAU EXCLUSIV NEGAT (NXOR) – realizează suma logică modulo2 negată** $\overline{x \oplus y}$

x	y	$f_6(x,y)= \overline{x \oplus y}$
0	0	1
0	1	0
1	0	0
1	1	1

Funcţia SAU EXCLUSIV NEGAT (NXOR) ia valoarea 1 când variabilele de intrare iau aceiaşi valoare (valoarea 0 sau valoarea 1)

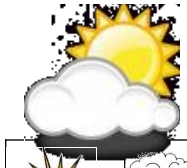
Activitatea de învăţare 1.2.1 Reprezentarea funcţiilor logice prin tabele de adevăr

Competenţa: Identifică circuitele logice integrate după criterii de clasificare
Obiectivul/obiective vizate:
În urma acestei activităţi de învăţare vei fi capabil să exprimi funcţiile logice pe baza pe baza tabelului de adevăr.
Durata: 30 minute

Tipul activităţii: Exerciţiu

- **Activitatea se va desfăşura în laboratorul de electronică sau în sala de clasă**
- **Resurse:** Fişe de lucru.
- **Organizare:** Vei lucra individual.
- **Evaluare / Autoevaluare:** autoevaluare.

Rezolvă sarcinile de lucru de mai jos:



Stabileşte tabelul de adevăr al funcţiei logice descrise de următorul enunţ: „Îmi place să mă plimb când nu este soare şi nu plouă sau când plouă cu soare.”

A	B	F

Pe baza tabelului de adevăr, identifică funcţia logică.
F=.....

Activitatea de învăţare 1.2.2 Reprezentarea funcţiilor logice prin tabele de adevăr

Competenţa: Identifică circuitele logice integrate după criterii de clasificare
Obiectivul/obiective vizate:
În urma acestei activităţi de învăţare vei fi capabil să recunoşti funcţiile logice pe baza pe baza tabelului de adevăr.
Durata: 20 minute

Tipul activităţii: Exerciţiu

- **Activitatea se va desfăşura în laboratorul de electronică sau în sala de clasă**
- **Resurse:** Fişe de lucru.
- **Organizare:** Vei lucra individual.
- **Evaluare / Autoevaluare:** autoevaluare.

Rezolvă sarcinile de lucru de mai jos:

a. În tabelul de mai jos sunt reprezentate , în coloana A – tabelul de adevăr al unor funcţii logice, iar în coloana B - expresiile acestora. Stabileşte corespondenţa între elementele coloanei A şi elementele coloanei B.

1.	A	B	f
	0	0	0
	0	1	1
	1	0	1
	1	1	1
			a. $f = A \cdot B$
2.	A	B	f
	0	0	0
	0	1	1
	1	0	1
	1	1	0
			b. $f = A + B$
3.	A	B	f
	0	0	0
	0	1	0
	1	0	0
	1	1	1
			c. $f = \overline{A + B}$
4.	A	B	f
	0	0	1
	0	1	0
	1	0	0
	1	1	1
			d. $f = A \oplus B$
5.	A	B	f
	0	0	1
	0	1	1
	1	0	1
	1	1	0
			e. $f = \overline{A \cdot B}$
			f. $f = \overline{A \oplus B}$

1 - .....; 2- .....; 3 - .....; 4 - .....; 5 - .....

Fişa de documentare 1.3 Minimizarea funcţiilor logice

Pentru a compara două funcţii logice ele pot fi aduse la o formă standard, denumită formă canonică. Forma canonică presupune operarea cu termeni canonici. Prin termen canonic înţelegem un termen în care sunt prezente toate variabilele independente, luate sub formă directă sau negată.

Există două posibilităţi de a exprima forma canonică a unei funcţii:

- forma canonică conjunctivă (**fcc)** – expresia funcţiei este o sumă de produse
- forma canonică disjunctivă (**fcd)** – expresia funcţiei este un produs de sume

Ambele forme se deduc din tabelul de adevăr a funcţiei. Pentru prima formă se însumează toţi termenii pentru care funcţia este egală cu 1, iar pentru a doua formă se scrie produsul sumelor de termeni pentru care funcţia este egală cu 0. Un termen este un produs al variabilelor de intrare, în formă directă (ne-negată) dacă combinaţia corespunzătoare are un 1 pe poziţia variabilei respective sau în formă complementată dacă este 0. Forma disjunctivă se obţine prin dubla complementare a formei conjunctive şi aplicarea axiomelor de transformare ale logicii booleene.

Forma generală a unei funcţii scrisă în forma canonică disjunctivă este:

$$f = a_0 \cdot P_0 + a_1 \cdot P_1 + \ldots + a_{m-1} \cdot P_{m-1}$$

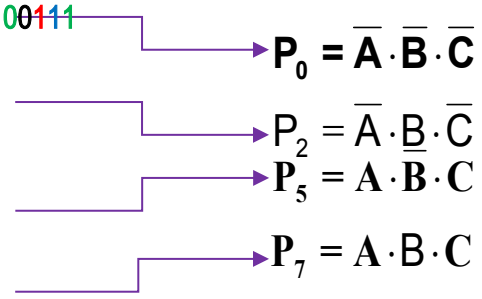
în care: $a_0, \ldots, a_{m-1}$ sunt coeficienţii care iau valoarea 1 dacă termenul aparţine funcţiei şi valoarea 0 dacă termenul nu aparţine funcţiei.

$m=2^n$ unde n reprezintă numărul de variabile care descriu funcţia

$P_0, \ldots, P_{m-1}$ sunt termenii canonici disjunctivi sau **mintermenii** funcţiei.

Exemplu:

ABCF
00010010010101011010000101111001111


$P_0 = \overline{A} \cdot \overline{B} \cdot \overline{C}$
$P_2 = \overline{A} \cdot B \cdot \overline{C}$
$P_5 = A \cdot \overline{B} \cdot C$
$P_7 = A \cdot B \cdot C$

$$F(A,B,C) = P_0 + P_2 + P_5 + P_7 = \overline{A} \cdot \overline{B} \cdot \overline{C} + \overline{A} \cdot B \cdot \overline{C} + A \cdot \overline{B} \cdot C + A \cdot B \cdot C$$

Forma generală a unei funcţii scrisă în formă canonică conjunctivă este:

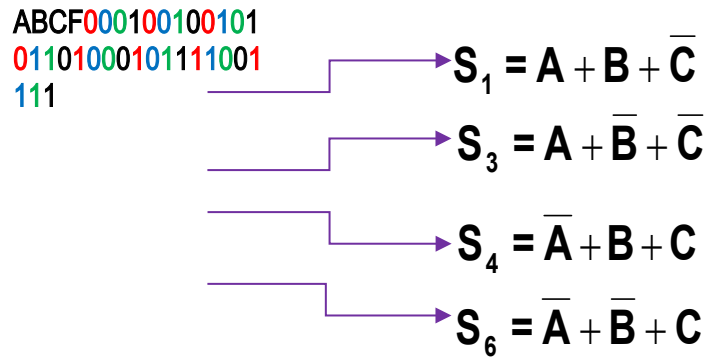
$$f=(a_0+S_0)(a_1+S_1)\ldots(a_{m-1}+S_{m-1})$$

unde: $a_0, \ldots, a_{m-1}$ sunt coeficienţii care iau valoarea 1 dacă termenul nu aparţine funcţiei şi valoarea 0 dacă termenul aparţine funcţiei.

$m=2^n$ unde n e numărul de variabile care descriu funcţia.

$S_0, \ldots, S_{m-1}$ reprezintă termenii canonici conjunctivi sau **maxtermenii** funcţiei.

Exemplu:


ABCF0001001001010111010001011111001111
$S_1 = A + B + \overline{C}$
$S_3 = A + \overline{B} + \overline{C}$
$S_4 = \overline{A} + B + C$
$S_6 = \overline{A} + \overline{B} + C$

$$F(A,B,C) = S_1 \cdot S_3 \cdot S_4 \cdot S_6 = (A + B + \overline{C})(A + \overline{B} + \overline{C})(\overline{A} + B + C)(\overline{A} + \overline{B} + C)$$

Forma elementară

Forma elementară este acea formă de exprimare a funcţiilor logice în care cel puţin un termen nu este canonic, adică nu este descris de toate variabilele. Un asemenea termen se numeşte **termen elementar**.
Forma elementară a unei funcţii (**f.e.**) are în alcătuire cel puţin un termen elementar. Prin termen elementar se înţelege un termen care nu conţine toate cele n variabile ale funcţiei, deci care nu este canonic.

La forma elementară se ajunge prin minimizare.

Exemplu:

$$F(A,B,C) = AC + \overline{A}\,\overline{C}$$

Minimizarea funcţiilor logice

Minimizarea constă în obţinerea formei celei mai simple de exprimare a funcţiilor booleene în scopul reducerii numărului de circuite şi a numărului de intrări ale acestora.

Minimizarea (simplificarea) unei funcţii logice se face pe baza axiomelor şi teoremelor algebrei booleene. Scopul acestei operaţii este de a reduce numărul de operatori logici necesari pentru implementarea funcţiei şi implicit de a reduce numărul de circuite logice necesare pentru implementarea fizică a funcţiei. Pentru reducerea expresiilor logice se folosesc diferite metode:

- metode intuitive – se bazează pe observaţii empirice cu privire la expresia funcţiei logice
- metode algebrice - constau în aplicarea succesivă a postulatelor şi teoremelor algebrei booleene.
- metoda lui Karnagh – constă în utilizarea unor tablouri care permit identificarea unor posibilităţi de simplificare a expresiilor
- metoda Quein-McClurscy – metodă mai laborioasă dar care se poate implementa printr-un program

În general nu există o formă minimă unică pentru o expresie logică. Metodele de mai sus pot duce la obţinerea unui optim, dar nu garantează acest lucru.

Metoda algebrică

Metoda algebrică constă în aplicarea succesivă a postulatelor şi teoremelor algebrei booleene scrise sub formă canonică disjunctivă sau conjunctivă. O funcţie care nu este specificată iniţial sub o formă canonică poate fi adusă la această formă.
În vederea minimizării, se urmăreşte reducerea numărului de termeni ai expresiei, a numărului de apariţii ale variabilelor şi a numărului de variabile din fiecare termen.

Diagrame Veitch Karnaugh (VK)

Ştiaţi că…..

Folosirea unei diagrame pentru simplificarea funcțiilor booleene a fost sugerată pentru prima dată de E. Veitch. Ulterior, M. Karnaugh propune de asemenea o formă de diagramă în același scop, rezultând diagrama Karnaugh. Această diagramă se utilizează în mod curent pentru reprezentarea funcțiilor booleene cu un număr relativ mic de variabile.

O diagramă Karnaugh constituie o variantă modificată a unui tabel de adevăr. Ea este,de fapt, o reprezentare grafică a formelor canonice. În general, o diagramă Karnaugh pentru o funcţie booleană de *n* variabile se reprezintă sub forma unui pătrat sau dreptunghi împărţit în 2^n pătrate compartimente), fiecare pătrat fiind rezervat unui termen canonic al funcţiei.
În cazul unei exprimări sub forma canonică disjunctivă (**f.c.d.**) a funcţiei, fiecărui termen îi corespunde o locaţie care conţine "1" logic, iar în cazul exprimării sub formă canonică conjunctivă (**f.c.c.**) - o locaţie care conţine "0" logic.

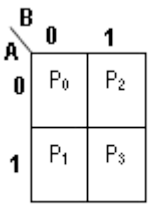
Pentru a se putea reprezenta în mod simplu funcţii date în mod convenţional prin indicii termenilor canonici, se poate nota fiecare compartiment cu indicele termenului canonic corespunzător.
O diagramă Karnaugh este astfel organizată încât două pătrate vecine (cu o latură comună) pe o linie sau pe o coloană corespund la combinaţii care diferă printr-o singură cifră binară, deci la doi termeni canonici care diferă printr-o singură variabilă, care apare într-unul din termeni sub formă complementată, iar în celălalt sub formă necomplementată. Asemenea două pătrate vecine, ale căror termeni canonici diferă printr-o singură variabilă, se numesc *adiacente*.
Se consideră adiacente şi pătratele aflate la capetele opuse ale unei linii, respectiv ale unei coloane. De aceea, este convenabil să se privească aceste diagrame ca suprafeţe care se închid la margini.
Diagramele Karnaugh pentru funcţiile de 2 şi, 3 variabile sunt prezentate mai jos.
Forma generală a unei **funcţii de două variabile**, scrisă în forma canonică disjunctivă este:

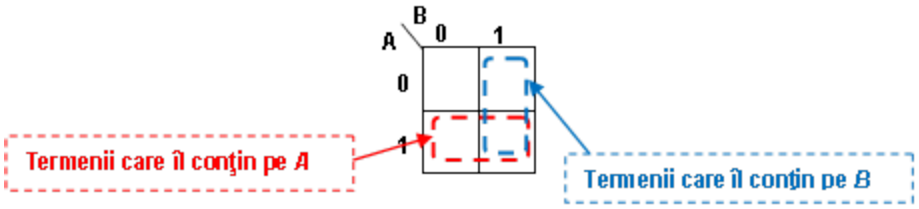
$$F = a_0 \cdot P_0 + a_1 \cdot P_1 + a_2 P_2 + a_3 \cdot P_3$$

unde: a_0, a_1, a_2, a_3 sunt coeficienţii care iau valoarea 1 dacă termenul aparţine funcţiei şi valoarea 0 dacă termenul nu aparţine funcţiei.
Tabelul de adevăr al funcţiei este:

A	B	F
0	0	P_0
1	0	P_1
0	1	P_2
1	1	P_3

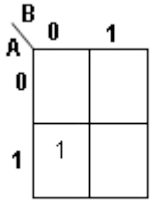
o variantă a diagramei Karnaugh este:





Exemplu:

$F(AB) = A \cdot \overline{B}$



A	B	F
0	0	0
1	0	1
0	1	0
1	1	0

Forma generală a unei **funcţii de trei variabile**, scrisă în forma canonică disjunctivă este:

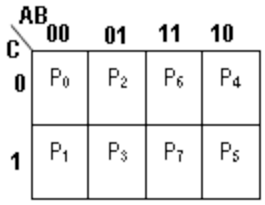
$$F = a_0 \cdot P_0 + a_1 \cdot P_1 + a_2 P_2 + a_3 \cdot P_3 + a_4 \cdot P_4 + a_5 \cdot P_5 + a_6 \cdot P_6 + a_7 \cdot P_7$$

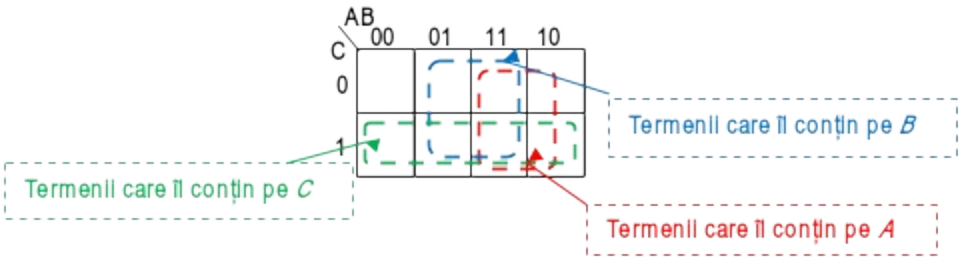
unde: a_0, a_1, a_2, a_3, a_4, a_5, a_6, a_7 sunt coeficienţii care iau valoarea 1 dacă termenul aparţine funcţiei şi valoarea 0 dacă termenul nu aparţine funcţiei.

Tabelul de adevăr al funcţiei este:

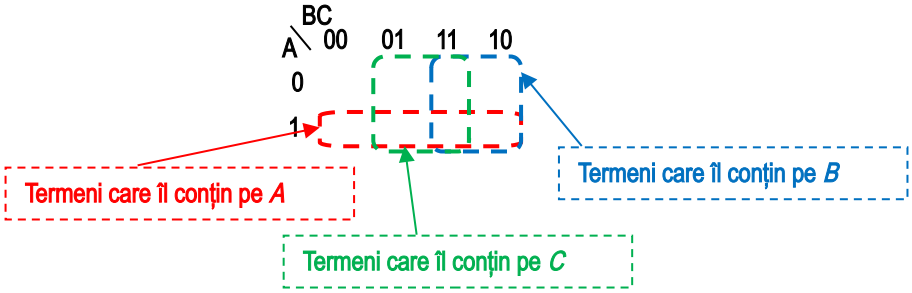
A	B	C	F
0	0	0	P_0
0	0	1	P_1
0	1	0	P_2
0	1	1	P_3
1	0	0	P_4
1	0	1	P_5
1	1	0	P_6
1	1	1	P_7

o variantă a diagramei Karnaugh este:





O altă posibilitate de a construi diagrama este:



A \ BC	00	01	11	10
0	P_0	P_1	P_3	P_2
1	P_4	P_5	P_7	P_6

Diagrama VK nu este unică.

Exemplu:

$$F(A,B,C) = \overline{A} \cdot \overline{B} \cdot \overline{C} + \overline{A}B \cdot \overline{C} + A \cdot B \cdot C$$

A \ BC	00	01	11	10
0	1			1
1		1	1	

A	B	C	F
0	0	0	1
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	0
1	0	1	1
1	1	0	0
1	1	1	1

Minimizarea funcţiilor logice

Minimizarea reprezintă trecerea de la o formă canonică la o formă elementară de exprimare a unei funcţii logice, deci eliminarea unor variabile de intrare din termenii funcţiei.

Etapele minimizării cu ajutorul diagramelor Veitch-Karnaugh:

- Se scrie diagrama Veitch-Karnaugh pentru funcţia exprimată prin f.c.d.: se înscrie valoarea logică a termenilor funcţiei în diagramă (se trece câte un 1 în dreptul celulelor al căror termen apare în dezvoltarea funcţiei; 0 nu se trece niciodată în diagramă).
- se formează grupuri de termeni care au valoarea 1 vecini doi câte doi între ei. Numărul de termeni dintr-un grup trebuie să fie o putere întreagă a lui 2. Pentru a citi

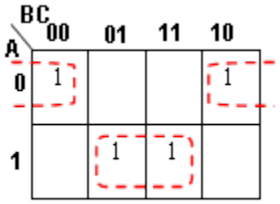
direct de pe diagramă valoarea minimă a funcţiei logice se constituie cele mai mari grupuri posibile.

- *Aceste suprafeţe corespund termenilor elementari, iar reprezentarea grafică este identică cu aplicarea teoremei:* $A \cdot B + A \cdot \overline{B} = A$
- *Pentru minimizare se foloseşte principiul terţului exclus.*
- *Lateralele diagramei sunt adiacente.*

➢ Valoarea minimă a unui grup este dată de produsul variabilelor comune grupului. Dacă s-au format mai multe grupuri, valoarea minimă a funcţiei este suma valorilor minime ale grupurilor constituite.

Exemplu:
Se consideră funcţia din exemplul de mai sus:

$F(A,B,C) = \overline{A} \cdot \overline{B} \cdot \overline{C} + \overline{A} B \cdot \overline{C} + A \cdot \overline{B} \cdot C + A \cdot B \cdot C$



A	B	C	F
0	0	0	1
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	0
1	0	1	1
1	1	0	0
1	1	1	1

$F(A,B,C) = AC + \overline{A}\,\overline{C}$

Activitatea de învăţare 1.3.1 Minimizarea funcţiilor logice prin metode algebrice.

Competenţa: Identifică circuitele logice integrate după criterii de clasificare
Obiectivul/obiective vizate:
În urma acestei activităţi de învăţare vei fi capabil să minimizezi funcţiile logice prin metode algebrice.
Durata: 30 minute

Tipul activităţii: Exerciţiu

- **Activitatea se va desfăşura în laboratorul de electronică sau în sala de clasă**
- **Resurse:** Fişe de lucru.
- **Organizare:** Vei lucra individual.
- **Evaluare / Autoevaluare:** autoevaluare.

Minimizează funcţia logică de mai jos folosind *metode algebrice*:

$$F(A,B,C) = \overline{A} \cdot \overline{B} \cdot \overline{C} + \overline{A}B \cdot \overline{C} + A \cdot \overline{B} \cdot C + A \cdot B \cdot C$$

Activitatea de învăţare 1.3.2 Minimizarea funcţiilor logice cu ajutorul diagramei Veitch-Karnaugh

Competenţa: Identifică circuitele logice integrate după criterii de clasificare
Obiectivul/obiective vizate:
În urma acestei activităţi de învăţare vei fi capabil să minimizezi funcţiile logice cu ajutorul diagramei Veitch-Karnaugh
Durata: 30 minute

Tipul activităţii: Exerciţiu

- **Activitatea se va desfăşura în laboratorul de electronică sau în sala de clasă**
- **Resurse:** Fişe de lucru.
- **Organizare:** Vei lucra în echipă.
- **Evaluare / Autoevaluare:** autoevaluare/ coevaluare.

Minimizează cu ajutorul diagramei Veitch-Karnaugh următoarea funcţie logică:

$f=P_0+P_1+P_5+P_7$

Activitatea de învăţare 1.3.2 Minimizarea funcţiilor logice

Competenţa: Identifică circuitele logice integrate după criterii de clasificare
Obiectivul/obiective vizate:
În urma acestei activităţi de învăţare vei fi capabil să minimizezi funcţiile logice.
Durata: 1 oră

Tipul activităţii: Exerciţiu

- **Activitatea se va desfăşura în laboratorul de electronică sau în sala de clasă**
- **Resurse:** Fişe de lucru, flipchart.
- **Organizare:** Vei lucra în echipă.
- **Evaluare / Autoevaluare:** autoevaluare/ coevaluare.

Se consideră funcţia logică descrisă în tabelul de adevăr de mai jos:

C	B	A	f
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	0
1	1	1	0

a) minimizează funcţia folosind postulatele şi teoremele algebrei logice.
b) minimizează funcţia folosind diagrama Veich-Karnaugh.

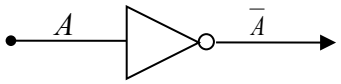
Clasa se va împărţi într-un număr par de echipe. Jumătate din echipe va minimiza funcţia prin una dintre metode, iar cealaltă jumătate prin a doua metodă. După 30 de minute, grupurile se reunesc în plen şi compară rezultatele, analizează minimizările şi trag concluziile.

Tema 2. Porţi logice.

Fişa de documentare 2.1 Porţi logice; simbol, tabel de adevăr, funcţionare

Circuitele electronice cu ajutorul cărora se pot implementa funcţiile logice se numesc *porţi logice*. Ele poartă aceleaşi denumiri ca şi operaţiile logice pe care implementează. O poartă acceptă unul sau mai multe semnale logice de intrare şi produce un semnal de ieşire. Nivelul logic al semnalului de ieşire depinde de combinaţia nivelelor logice ale semnalelor de la intrare, conform funcţiei logice pe care o implementează poarta respectivă. Funcţia logică realizată de o anumită poartă poate fi exprimată (simbolizată) în mai multe moduri: simbol grafic, expresie analitică, tabel de adevăr sau propoziţie logică.
Porţile logice sunt cele mai simple circuite integrate digitale, făcând parte din categoria circuitelor integrate pe scară mică, SSI (Small Scale Integration), cu mai puţin de 50 de tranzistoare integrate.
Porţile logice elementare sunt: Inversorul(NOT), poarta ŞI(AND), poarta SAU(OR), poarta ŞI-NU(NAND), poarta SAU-NU(NOR), poarta SAU-EXCLUSIV(XOR).
Porţile logice se realizează atât în tehnologie TTL cât şi CMOS.

1. Poarta NU

Simbol: 

Funcţia: $f(A) = \overline{A}$

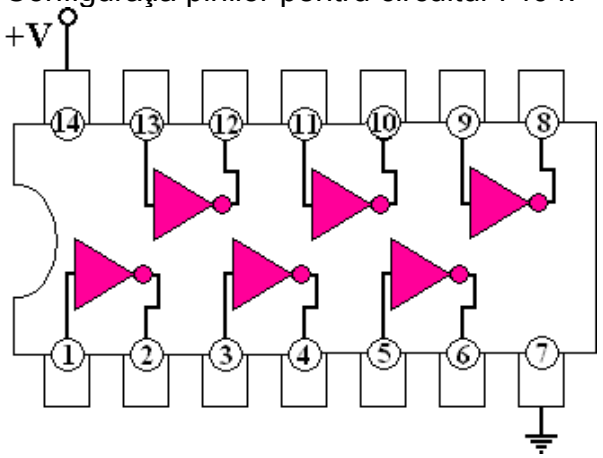
Tabel de adevăr:

A	$\overline{A}$
0	1
1	0

Circuite integrate reprezentative:

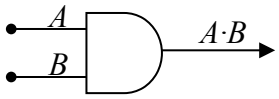
Seria TTL 7400	Seria CMOS 4000
7404 – 6 inversoare 7405 – 6 inversoare open colector 7407 – 6 inversoare open colector de putere	MMC 4069 - 6 inversoare MMC 4049 - 6 inversoare de putere

Configuraţia pinilor pentru circuitul 7404:



2. Poarta ŞI (AND)

Simbol:



Funcţia: $f = A \cdot B$

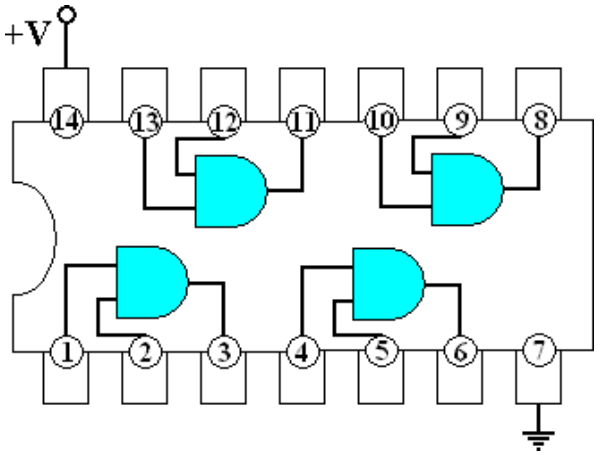
Tabel de adevăr

A	B	$A \cdot B$
0	0	0
0	1	0
1	0	0
1	1	1

Circuite integrate reprezentative:

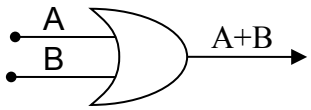
Seria TTL 7400	Seria CMOS 4000
7408 – 4 porţi ŞI cu 2 intrări 7411 – 3 porţi ŞI cu 3 intrări 7421 – 2 porţi ŞI cu 4 intrări 7409 - 4 porţi ŞI cu 2 intrări, open colector	MMC 4081 - 4 porţi ŞI cu 2 intrări MMC 4073 - 3 porţi ŞI cu 3 intrări MMC 4082 - 2 porţi ŞI cu 4 intrări

Configuraţia pinilor pentru circuitul 7408:



3. Poarta SAU (OR)

Simbol



Funcţia: $f = A + B$

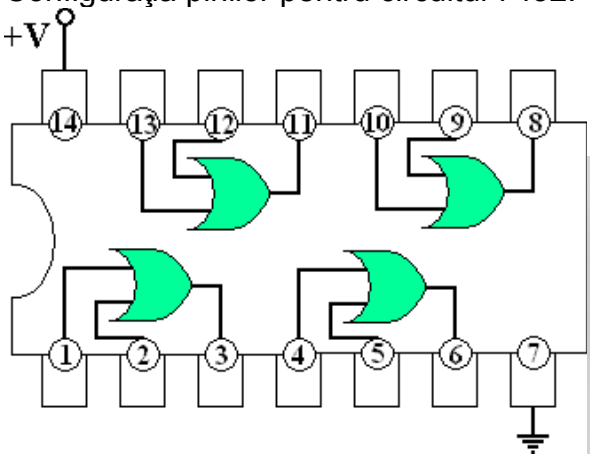
Tabel de adevăr

A	B	$A+B$
0	0	0
0	1	1
1	0	1
1	1	1

Circuite integrate reprezentative:

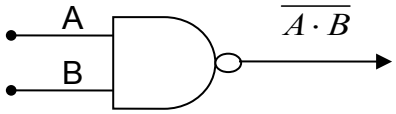
Seria TTL 7400	Seria CMOS 4000
7432 – 4 porţi SAU cu 2 intrări	MMC 4071 - 4 porţi SAU cu 2 intrări MMC 4075 - 3 porţi SAU cu 3 intrări MMC 4072 - 2 porţi SAU cu 4 intrări

Configuraţia pinilor pentru circuitul 7432:



4. Poarta ŞINU (NAND)

Simbol



Funcţia: $f = \overline{A \cdot B}$

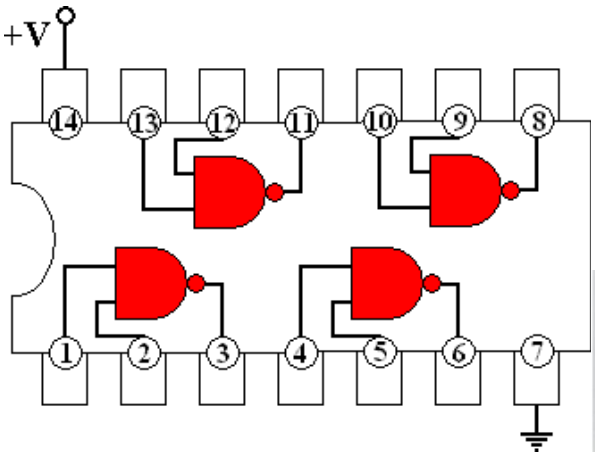
Tabel de adevăr

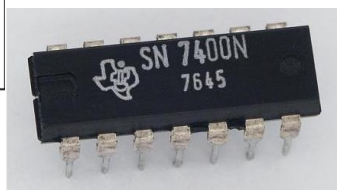
A	B	$\overline{A \cdot B}$
0	0	1
0	1	0
1	0	0
1	1	0

Circuite integrate reprezentative:

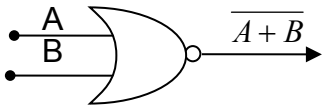
Seria TTL 7400	Seria CMOS 4000
7400 – 4 porţi ŞINU cu 2 intrări 7410– 3 porţi ŞINU cu 3 intrări 7420 – 2 porţi ŞINU cu 4 intrări 7430 - 1 poartă ŞINU cu 8 intrări	MMC 4011 - 4 porţi ŞINU cu 2 intrări MMC 4023 - 3 porţi ŞINU cu 3 intrări MMC 4012 - 2 porţi ŞINU cu 4 intrări MMC 4068 - 1 poartă ŞINU cu 8 intrări

Configuraţia pinilor pentru circuitul 7400:





5. Poarta SAUNU (NOR)

Simbol 

Funcţia: $f = \overline{A+B}$

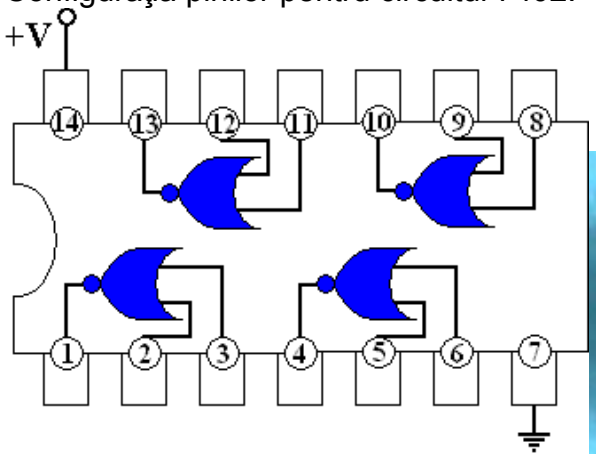
Tabel de adevăr

A	B	$\overline{A+B}$
0	0	1
0	1	0
1	0	0
1	1	0

Circuite integrate reprezentative:

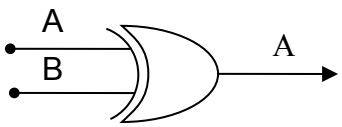
Seria TTL 7400	Seria CMOS 4000
7402 – 4 porţi SAUNU cu 2 intrări 7427– 3 porţi SAUNU cu 3 intrări 7425 – 2 porţi SAUNU cu 4 intrări	MMC 4001 - 4 porţi SAUNU cu 2 intrări MMC 4025 - 3 porţi SAUNU cu 3 intrări MMC 4002 - 2 porţi SAUNU cu 4 intrări MMC 4078 - 1 poartă SAUNU cu 8 intrări

Configuraţia pinilor pentru circuitul 7402:



6. Poarta SAUEXCLUSIV(XOR)

Simbol



Funcţia $f = A \oplus B$

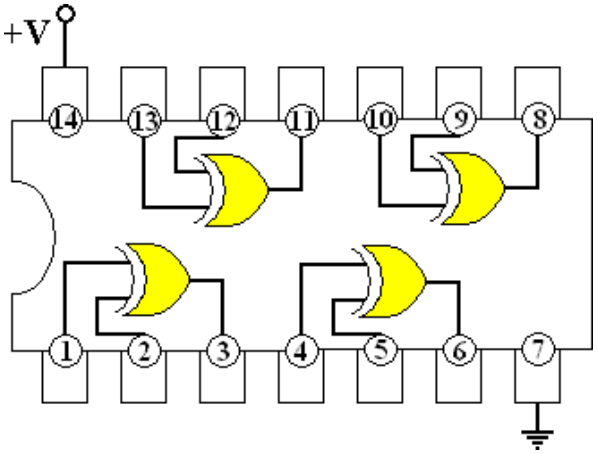
Tabel de adevăr

A	B	A $\oplus B$
0	0	0
0	1	1
1	0	1
1	1	0

Circuite integrate reprezentative:

Seria TTL 7400	Seria CMOS 4000
7486 – 4 porţi SAUEXCLUSIV cu 2 intrări	MMC 4030 - 4 porţi SAUEXCLUSIV cu 2 intrări

Configuraţia pinilor pentru circuitul 7486:



Activitatea de învăţare 2.1.1 Porţi logice 1

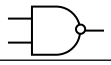
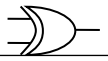
Competenţa Identifică circuitele logice integrate după criterii de clasificare
Obiectivul/obiective vizate:
1.În urma acestei activităţi de învăţare vei fi capabil să recunoşti circuitele logice după simbol.
2.În urma acestei activităţi de învăţare vei fi capabil să recunoşti circuitele logice după funcţia îndeplinită.
Durata: 20 minute

Tipul activităţii: Exerciţiu

- **Activitatea se va desfăşura în laboratorul de electronică sau în sala de clasă**
- **Resurse:** Fişe de lucru.
- **Organizare:** Vei lucra individual.
- **Evaluare / Autoevaluare:** autoevaluare.

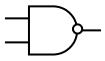
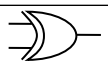
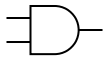
Rezolvă sarcinile de lucru de mai jos:

b. În tabelul de mai jos sunt reprezentate , în coloana A - simbolul unor porţi logice, iar în coloana B - expresia acestora. Stabileşte corespondenţa între elementele coloanei A şi elementele coloanei B.

1. 	d. $f = A \cdot B$
2. 	e. $f = A + B$
3.	f. $f = \overline{A + B}$
4.	d. $f = A \oplus B$
5.	e. $f = \overline{A \cdot B}$
	f. $f = \overline{A \oplus B}$

1 - .....; 2- .....; 3 - .....; 4 - .....; 5 - .....

c. În tabelul de mai jos sunt reprezentate , în coloana A - simbolul unor porţi logice, iar în coloana B - denumirea acestora. Stabileşte corespondenţa între elementele coloanei A şi elementele coloanei B.

1. 	a. SAU EXCLUSIV
2. 	b. ŞI
3.	c. ŞI
4. 	d. SAU
5.	e. ŞINU
	f. NU

1 - .....; 2- .....; 3 - .....; 4 - .....; 5 - .....

Activitatea de învăţare 2.1.2 Porţi logice 2

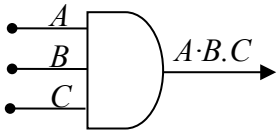
Competenţa: Identifică circuitele logice integrate după criterii de clasificare
Obiectivul/obiective vizate:
În urma acestei activităţi de învăţare vei fi capabil să recunoşti circuitele logice după simbol.
În urma acestei activităţi de învăţare vei fi capabil să recunoşti circuitele logice pe baza tabelul de adevăr corespunzător.
Durata: 10 minute

Tipul activităţii: Exerciţiu

- **Activitatea se va desfăşura în laboratorul de electronică sau în sala de clasă**
- **Resurse:** Fişe de lucru.
- **Organizare:** Vei lucra individual.
- **Evaluare / Autoevaluare:** autoevaluare.

Rezolvă sarcinile de lucru de mai jos:

Se consideră poarta ŞI cu trei intrări, reprezentată în figura de mai jos.



a.Stabileşte tabelul de adevăr al acestei porţi.
b.Pe baza foilor de catalog, identifică circuitul integrat care realizează această funcţie.
c. precizează structura internă a acestui circuit integrat.
d.Pe baza foilor de catalog, precizează configuraţia pinilor pentru acest circuit integrat.

A	*B*	*C*	*f=A.B.C*

Activitatea de învăţare 2.1.3 Porţi logice 3

Competenţa: Realizează practic şi/sau prin simulare montaje cu circuite logice utilizate în automatizări

Obiectivul/obiective vizate:

1.În urma acestei activităţi de învăţare vei fi capabil să Identifici terminalele circuitelor logice integrate pe baza cataloagelor de componente

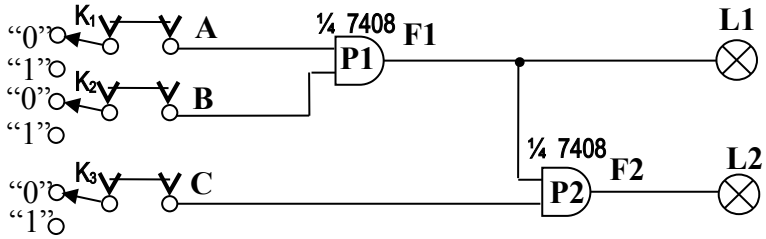
2.În urma acestei activităţi de învăţare vei fi capabil să verifici funcţionarea circuitelor logice pe baza tabelul de adevăr corespunzător.

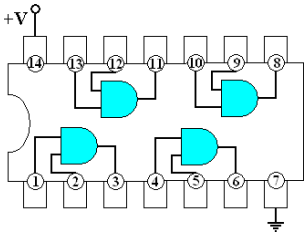
Durata: 2 ore

Tipul activităţii: Lucrare practică de laborator

- **Activitatea se va desfăşura în laboratorul de electronică**
- **Resurse:** platformă experimentală de laborator, fişe de lucru, foi de catalog.
- **Organizare:** Vei lucra în echipă.
- **Evaluare / Autoevaluare:** autoevaluare.

a.Realizează (sau identifică) circuitul din figura de mai jos, pe platforma experimentală din laborator.





Configuraţia pinilor pentru circuitul 7408.

Conectează intrările porţilor la comutatoarele cu 2 poziţii K_1, K_2 şi K_3.

Cele două poziţii ale comutatoarelor vor furniza stările logice „0”, respectiv „1” la intrările porţilor logice.

Lampa L_1 va lumina atunci când starea de la ieşirea porţii P_1 este „1” şi va fi stinsă atunci când starea de la ieşirea porţii P_1 este „0”.

Lampa L_2 va lumina atunci când starea de la ieşirea porţii P_2 este „1” şi va fi stinsă atunci când starea de la ieşirea porţii P_2 este „0”.

a.1. Cu ajutorul comutatoarelor, aplică, pe rând, starea „0”, respectiv „1” la intrările A şi B ale porţii P_1.

Urmăreşte comportarea lămpii L_1 şi completează tabelul de adevăr din figura de mai jos:

A	*B*	F_1

Scrie expresia funcţiei logice:

F_1 = ...

a.2. Cu ajutorul comutatoarelor, aplică, pe rând, starea „0”, respectiv „1” la intrările A, B şi C ale porţilor P_1 şi P_2.

Urmăreşte comportarea lămpilor L_1 şi L_2 şi completează tabelul de adevăr din figura de mai jos:

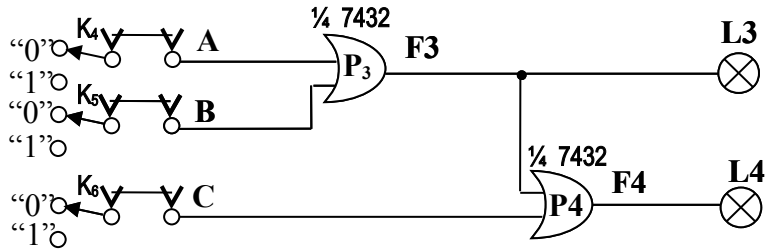
A	*B*	*C*	F_2

Scrie expresia funcţiei logice:

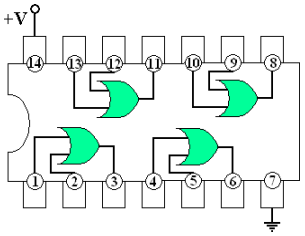
F_2 = ...

a.3. Compară expresia funcţiei F_2 cu expresia funcţiei furnizate de o poartă ŞI cu trei intrări.

b.Realizează (sau identifică) circuitul din figura de mai jos pe platforma experimentală din laborator.



Configuraţia pinilor pentru circuitul 7432.



Conectează intrările porţilor la comutatoarele cu 2 poziţii K_4, K_5 şi K_6.

Cele două poziţii ale comutatoarelor vor furniza stările logice „0”, respectiv „1” la intrările porţilor logice.

Lampa L_3 va lumina atunci când starea de la ieşirea porţii P_3 este „1” şi va fi stinsă atunci când starea de la ieşirea porţii P_3 este „0”.

Lampa L_4 va lumina atunci când starea de la ieşirea porţii P_4 este „1” şi va fi stinsă atunci când starea de la ieşirea porţii P_4 este „0”.

b.1. Cu ajutorul comutatoarelor, aplică, pe rând, starea „0”, respectiv „1” la intrările A şi B ale porţii P_3.

Urmăreşte comportarea lămpii L_3 şi completează tabelul de adevăr din figura de mai jos:

A	*B*	F_3

Scrie expresia funcţiei logice:

F_3 = ...

b.2. Cu ajutorul comutatoarelor, aplică, re rând, starea „0”, respectiv „1” la intrările A, B şi C ale porţilor P_3 şi P_4.

Urmăreşte comportarea lămpilor L_3 şi L_4 şi completează tabelul de adevăr din figura de mai jos:

A	*B*	*C*	*F_4*

Scrie expresia funcţiei logice:

F_4 = ...

b.3. Compară expresia funcţiei F_4 cu expresia funcţiei furnizate de o poartă SAU cu trei intrări.

Realizează experimentul şi cu celelalte tipuri de porţi cunoscute.

c. Întocmeşte un referat cu tema “**Studiul porţilor logice”.**

- **Conţinutul referatului**:
  - Titlul activităţii de învăţare
  - Obiectivele activităţii de învăţare
  - Schemele circuitelor cu porţi logice realizate.
  - Tabelele de adevăr pentru funcţiile logice studiate.
  - Interpretarea datelor experimentale
  - Observaţii şi concluzii.

Activitatea de învăţare 2.1.4 Identificarea defectelor circuitelor logice 1

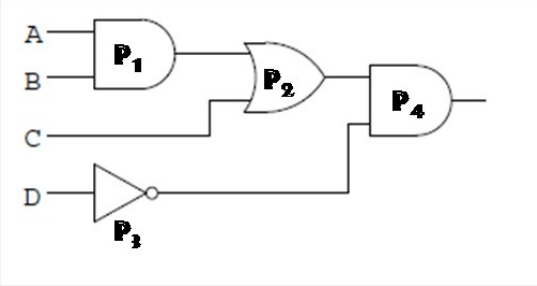
Competenţa Verifică funcţionarea circuitelor logice integrate
Obiectivul/obiective vizate:
1.În urma acestei activităţi de învăţare, vei fi capabil să selectezi circuitele integrate pentru implementarea funcţiilor logice.
2. În urma acestei activităţi de învăţare, vei fi capabil să identifici defectele în funcţionarea montajelor cu circuite logice integrate.
Durata: 1 oră

Tipul activităţii: Exerciţiu

- **Activitatea se va desfăşura în laboratorul de electronică sau în sala de clasă.**
- **Resurse:** Fişe de lucru, foi de catalog, flipchart.
- **Organizare:** Vei lucra organizaţi în echipe.
- **Evaluare / Autoevaluare:** autoevaluare, coevaluare

Rezolvă sarcinile de lucru de mai jos:

Se consideră circuitul logic din figura de mai jos.



Precizează modul în care va fi afectată funcţionarea circuitului daca apar următoarele defecte:

a. Ieşirea porţii P_1 este permanent în stare logică 0.
b. Ieşirea porţii P_2 este permanent în stare logică 0.
c. Ieşirea porţii P_3 este permanent în stare logică 0.

Pentru fiecare situaţie identificaţi cauza (cauzele) posibilă a apariţiei defectului.

Indicaţie: Analizaţi fiecare defect în mod independent de celelalte.

Clasa se va împărţi în 3 echipe. Fiecare echipă va analiza unul dintre defecte. După 30 de minute, grupurile se reunesc în plen şi comparaţi rezultatele, analizaţi rezultatele şi trageţi concluziile.

Activitatea de învăţare 2.1.5 Identificarea defectelor circuitelor logice 2

Competenţa Verifică funcţionarea circuitelor logice integrate
Obiectivul/obiective vizate:
În urma acestei activităţi de învăţare, vei fi capabil să identifici defectele în funcţionarea montajelor cu circuite logice integrate.
Durata: 1 oră

Tipul activităţii: Exerciţiu

- **Activitatea se va desfăşura în laboratorul de electronică sau în sala de clasă.**
- **Resurse:** Fişe de lucru, platformă de laborator, sondă logică.
- **Organizare:** Vei lucra organizaţi în echipe.
- **Evaluare / Autoevaluare:** autoevaluare, coevaluare

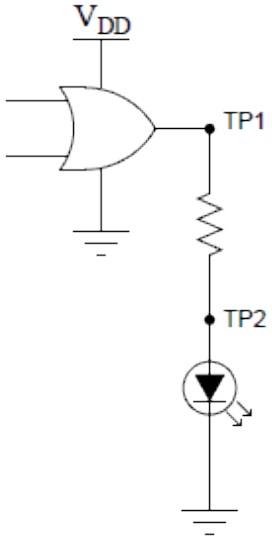
Rezolvă sarcinile de lucru de mai jos:

Se consideră circuitul logic din figura de mai jos.

Sonda logică reprezintă un instrument util în verificarea şi depanarea circuitelor logice.

a. Explică modul de utilizare sondei logice pentru verificarea funcţionării circuitului din figura alăturată.

b. Explică modul de manifestarea a sondei logice în punctul de testare TP2.



Activitatea de învăţare 2.1.6 Identificarea defectelor circuitelor logice 3

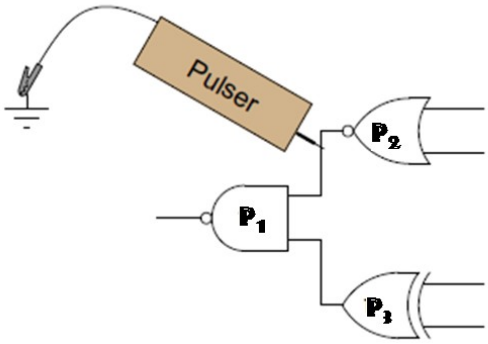
Competenţa Verifică funcţionarea circuitelor logice integrate
Obiectivul/obiective vizate:
În urma acestei activităţi de învăţare, vei fi capabil să identifici defectele în funcţionarea montajelor cu circuite logice integrate.
Durata: 1 oră

Tipul activităţii: Exerciţiu

- **Activitatea se va desfăşura în laboratorul de electronică sau în sala de clasă.**
- **Resurse:** Fişe de lucru, platformă de laborator, pulser.
- **Organizare:** Vei lucra organizaţi în echipe.
- **Evaluare / Autoevaluare:** autoevaluare, coevaluare

Rezolvă sarcinile de lucru de mai jos:

Se consideră circuitul logic din figura de mai jos.



Pentru verificarea circuitului logic din figura de mai sus foloseşte un pulser logic.

a. Precizează care poartă (porţi) sunt testate atunci când pulserul este poziţionat ca in figură.
b. Indică ce alt instrument mai este necesar pentru a realiza testarea circuitului.
c. Explică necesitatea conectării la masă a pulserului.

Activitatea de învăţare 2.1.7 Identificarea defectelor circuitelor logice 4

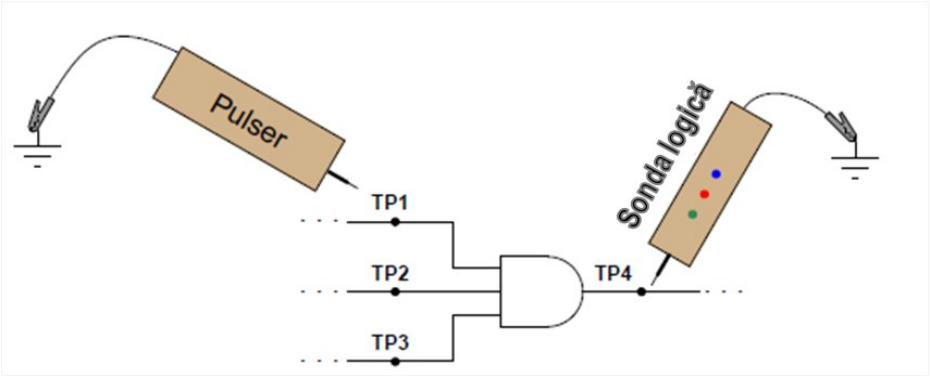
Competenţa Realizează practic şi/sau prin simulare montaje cu circuite logice utilizate în automatizări.
Obiectivul/obiective vizate:
În urma acestei activităţi de învăţare, vei fi capabil să identifici defectele în funcţionarea montajelor cu circuite logice integrate.
Durata: 1 oră

Tipul activităţii: Exerciţiu

- **Activitatea se va desfăşura în laboratorul de electronică sau în sala de clasă.**
- **Resurse:** Fişe de lucru, platformă de laborator, sondă logică, pulser.
- **Organizare:** Vei lucra organizaţi în echipe.
- **Evaluare / Autoevaluare:** autoevaluare, coevaluare

Rezolvă sarcinile de lucru de mai jos:

Se consideră circuitul logic din figura de mai jos.



Pentru verificarea circuitului logic din imaginea de mai sus foloseşte un pulser şi o sondă logică. Cu ajutorul pulserului forţează fiecare intrare şi urmăreşte indicaţia sondei logice.
Precizează dacă testul este concludent.

Fişa de documentare 2.2 Parametrii porţilor logice

În realizarea blocurilor funcţionale se folosesc de cele mai multe ori circuite electronice din familii diferite, cu caracteristici diferite.
Circuitele TTL (**T**ransistor **T**ransistor **L**ogic – logică tranzistor-tranzistor) sunt realizate cu tranzistoare bipolare.
Circuitele integrate logice în tehnologie MOS presupun utilizarea tranzistoarelor cu efect de câmp cu poartă izolată (Metal Oxide Semiconductor) cu canal ***n*** sau ***p***. Această tehnologie stă la baza circuitelor integrate pe scară largă (LSI – Large Scale Integration) sau foarte largă (VLSI – Very Large Scale Integration).
Criteriul care dictează folosirea uneia din familii este avantajul oferit de familia respectivă ce se impune în cazul particular al operaţiei efectuate în blocul funcţional. De exemplu, familia TTL oferă, datorită tehnologiei bipolare, viteze de lucru ridicate, iar familia CMOS oferă circuite cu un consum de putere foarte mic.
Parametrii circuitelor logice se pot împărţi în 2 categorii:
- caracteristici electrice statice: descriu comportarea circuitelor în curent continuu sau la variaţii lente în timp ale semnalelor;
- caracteristici electrice dinamice: descriu comportarea circuitelor la tranziţii rapide ale semnalelor.

Caracteristici electrice statice :
1. Nivele logice de intrare: intervalele de tensiune pentru care se atribuie nivelele logice 0 si 1 la intrarea unui circuit : V_{IL}, V_{IH}.
2. Nivele logice de ieşire: intervalele de tensiune pentru care se atribuie 0 si 1 la ieşirea unui circuit : V_{OL}, V_{OH} .
3. Margine de zgomot: $V_{NH} = V_{OH} - V_{IH}$, $V_{NL} = V_{OL} - V_{IL}$. Limitele domeniilor de tensiune corespunzătoare ieşirilor şi intrărilor sunt astfel alese încât să fie posibilă întotdeauna cuplarea a două circuite cu o rezerva de tensiune care este chiar marginea de zgomot.
4. Curenţii de intrare: curenţii ce se pot închide prin intrarea circuitului pentru nivelele logice de intrare: V_{IL}, V_{IH}; I_{IL}, I_{IH}.
5. Curenţii de ieşire: curenţii ce se pot închide prin ieşirea circuitului pentru nivelele logice de ieşire: V_{OL}, V_{OH}; I_{OL}, I_{OH}.
6. Fan-in (factor de încărcare la intrare): numărul de ieşiri care pot fi conectate la o intrare.
Fan-out (factor de încărcare la ieşire): numărul de intrări ce pot fi conectate la o ieşire.
Pentru o cuplare corectă este necesar ca fan-out $\geq$ fan-in.
7. Putere disipată pe poartă: P_d , este puterea absorbită de la sursa de alimentare.
8. Capacitate de intrare (pentru MOS): capacitatea intre intrare si masă.
9.Tensiunea de alimentare.

Caracteristici electrice dinamice :
1. Timpul de propagare: intervalul de timp scurs intre aplicarea semnalului la intrare şi obţinerea răspunsului la ieşirea circuitului logic, t_p.
2. Timpul de tranziţie: intervalul de timp in care are loc tranziţia semnalului de la ieşirea circuitului, t_t.

Principalul avantaj al circuitelor realizate în tehnologie TTL este viteza mare de comutaţie.
Dezavantajul acestor circuite constă în faptul că nu se pot conecta mai multe ieşiri în paralel. Pentru a elimina acest dezavantaj, s-au proiectat circuite la care ieşirea este cu colectorul în gol (open colector).

Principalele avantaje prezentate de tehnologia MOS sunt:
• tehnologia permite obţinerea unui grad înalt de integrare;
• puterea consumată de la sursele de alimentare este redusă;

• proces de fabricaţie simplu;
• costuri reduse.

Principalele dezavantaje sunt:
• viteze medii de comutare;
• putere redusă la ieşirea porţii.

Activitatea de învăţare 2.2.1 Comparaţie între tehnologia TTL şi CMOS

Competenţa Identifică circuitele logice integrate după criterii de clasificare
Obiectivul/obiective vizate:
În urma acestei activităţi de învăţare vei fi capabil să selectezi tipul de circuit logic optim pentru o anumită aplicaţie
Durata: 2 ore

Tipul activităţii: Studiu de caz

- **Activitatea se va desfăşura în laboratorul de electronică**
- **Resurse:** Fişe de lucru,foi de catalog, Internet, flipchart.
- **Organizare:** Vei lucra organizaţi în echipe.
- **Evaluare / Autoevaluare:** autoevaluare, coevaluare

Rezolvaţi sarcinile de lucru de mai jos:
Pe baza consultării foilor de catalog şi a altor surse de documentare, stabileşte parametrii porţilor logice.
Completează tabelul de mai jos:

Caracteristica	Tehnologie TTL		Tehnologie CMOS
	Seria normală	LS	
Timp de comutaţie			
Consum în repaus			
Consum în comutaţie			
Nivele de tensiune			
Curenţi de ieşire			
Tensiune de alimentare			
Grad de integrare			
Preţ			

Analizează avantajele şi dezavantajele diferitelor tipuri de porţi logice.

Întocmeşte un referat cu tema: „Comparaţie între circuitele integrate TTL şi CMOS”

Fiecare echipă va studia un anumit tip de porţi logice. După 1 oră, grupurile se reunesc în plen şi compară rezultatele şi trag concluziile. Afişaţi pe tablă/flip-chart rezultatele întregii discuţii. Întocmiţi referatele în cadrul fiecărei echipe.

Activitatea de învăţare 2.2.2 Dimensionarea rezistoarelor conectate în circuite cu porţi TTL

Competenţa Realizează practic şi/sau prin simulare montaje cu circuite logice utilizate în automatizări.
Obiectivul/obiective vizate:
În urma acestei activităţi de învăţare vei fi capabil să conectezi porţile logice prin intermediul rezistoarelor
Durata: 1oră

Tipul activităţii: Exerciţiu

- **Activitatea se va desfăşura în laboratorul de electronică**
- **Resurse:** Fişe de lucru, foi de catalog, alte surse de documentare.
- **Organizare:** Vei lucra organizaţi în echipe.
- **Evaluare / Autoevaluare:** autoevaluare, coevaluare

Rezolvă sarcinile de lucru de mai jos.

Se consideră circuitul integrat digital 74 LS 08.
Dimensionează rezistoarele necesare conectării:

a. între ieşirea unei porţi şi intrarea altei porţi
b. intrării unei porţii la nivelul „0”
c. intrării unei porţii la nivelul „1”

Indicaţii:
Pentru determinarea parametrilor electrici, utilizează foile de catalog.

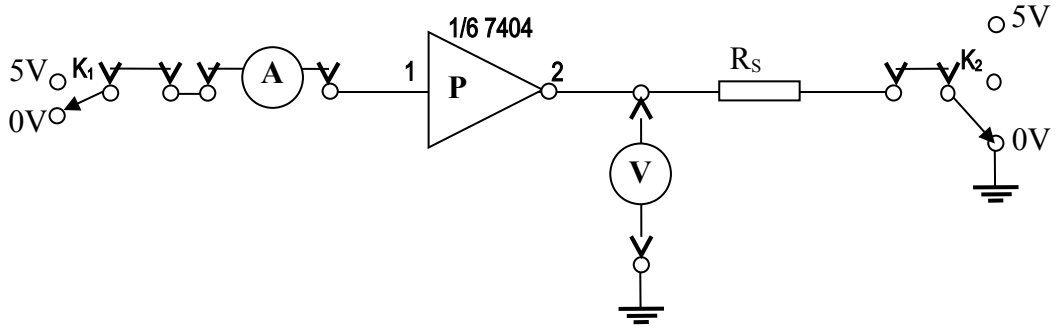
Activitatea de învăţare 2.2.3 Măsurarea parametrilor porţilor logice

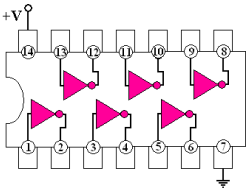
Competenţa: Realizează practic şi/sau prin simulare montaje cu circuite logice utilizate în automatizări.
Obiectivul/obiective vizate:
1.În urma acestei activităţi de învăţare vei fi capabil să Identifici terminalele circuitelor logice integrate pe baza cataloagelor de componente
2.În urma acestei activităţi de învăţare vei fi capabil să verifici funcţionarea circuitelor logice pe baza tabelul de adevăr corespunzător.
3.În urma acestei activităţi de învăţare vei fi capabil să corelezi valorile variabilelor logice cu nivelele de tensiune măsurate în circuit.
Durata: 2 ore

Tipul activităţii: Lucrare practică de laborator

- **Activitatea se va desfăşura în laboratorul de electronică**
- **Resurse:** platformă experimentală de laborator, fişe de lucru, foi de catalog.
- **Organizare:** Vei lucra în echipă.
- **Evaluare / Autoevaluare:** autoevaluare.

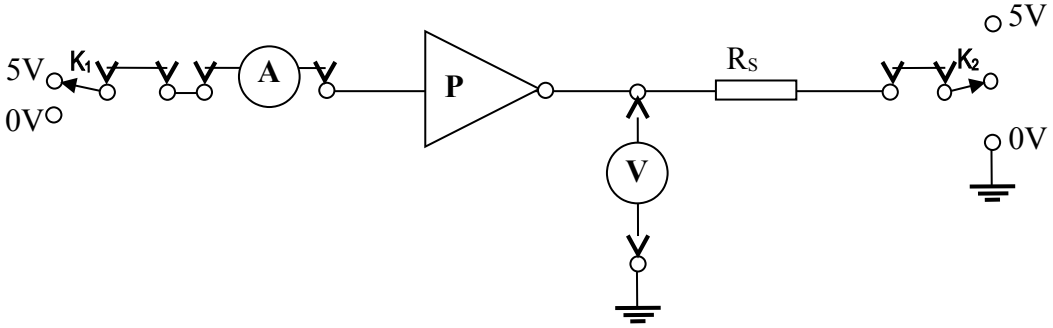
a.Realizează (sau identifică) circuitul din figura de mai jos pe platforma experimentală din laborator.





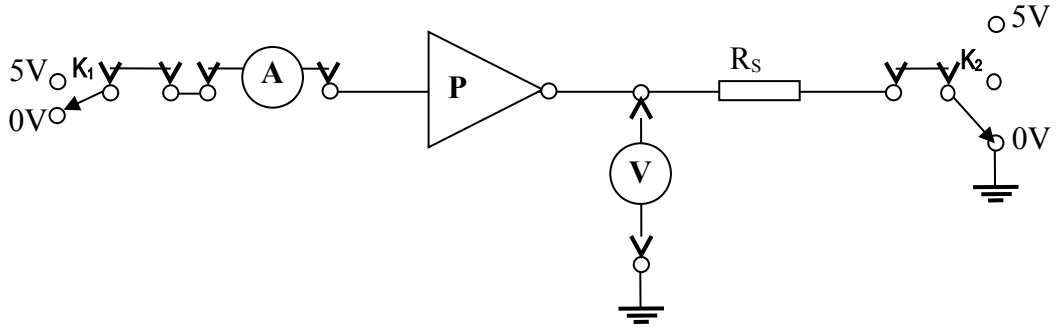
Configuraţia pinilor pentru circuitul TTL 7404.
Conectează intrarea circuitului la comutatorul cu 2 poziţii K_1.
Conectează rezistorul de sarcină, R_S=1kΩ, la comutatorul cu 3 poziţii K_2.
Montează în circuit aparatele de măsurat.
Alimentează circuitul.

a.Cu ajutorul comutatorului K_1 aplică starea „0”, la intrarea porţii P.
Nivelul la intrare va fi V_{IL}=0V.



Cu ajutorul ampermetrului măsoară I_{IL}.

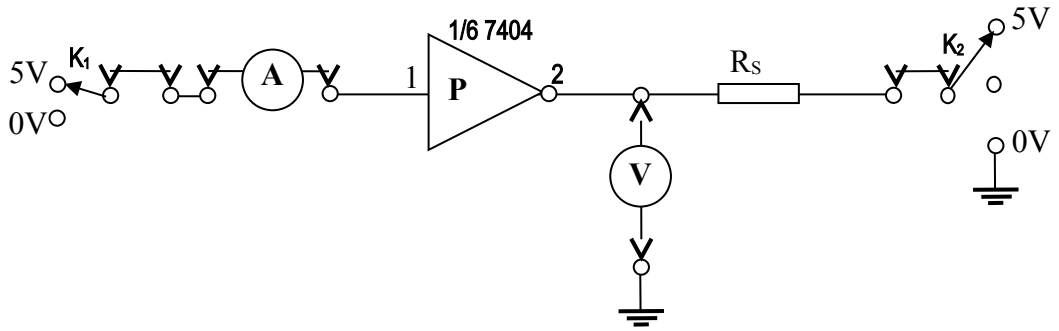
I_{IL}=.....mA
Notează pe schemă sensul curentului.
Cu ajutorul voltmetrului măsoară nivelul la ieşire V_{OH}.
V_{OH}=.....V
b.Cu ajutorul comutatorului K_2 conectează rezistorul de sarcină la masă.



Cu ajutorul voltmetrului măsoară nivelul la ieşire V'_{OH}.
V'_{OH} =.....V
Argumentează modificarea valorii nivelului de ieşire.
.....
Calculează valoarea curentului de ieşire, I_{0H}:

$$I_{0H} = \frac{0V - V_{0H}}{R_S}$$

I_{0H}=.....mA
Notează pe schemă sensul curentului.
c. Cu ajutorul comutatorului K_1 aplică starea „1”, la intrarea porţii P.
Cu ajutorul comutatorului K_2 conectează rezistorul de sarcină 5V.
Nivelul tensiunii de intrare este V_{IH}=5V.



Cu ajutorul ampermetrului măsoară $I_{IL.}$
I_{IH}=.....µA
Notează pe schemă sensul curentului.
Cu ajutorul voltmetrului măsoară nivelul la ieşire V_{OL}.
V_{OL}=.....V
Calculează valoarea curentului de ieşire, I_{0L}:

$$I_{0L} = \frac{5V - V_{0L}}{R_S}$$

I_{0L}=.....mA
Notează pe schemă sensul curentului.
Completează tabelul de mai jos:

Parametrii electrici ai porţii TTL 7404	
V_{IL} [V]	
I_{IL} [mA]	
V_{0H} [V]	
I_{0H} [mA]	

V_{IH} [V]	
I_{IH} [µA]	
V_{0L} [V]	
I_{0L} [mA]	

Compară valorile obţinute cu datele din foile de catalog.

d. Întocmeşte un referat cu tema "**Parametri statici ai porţilor logice".**

- **Conţinutul referatului**:
  - Titlul activităţii de învăţare
  - Obiectivele activităţii de învăţare
  - Schemele circuitelor cu porţi logice realizate.
  - Interpretarea datelor experimentale
  - Observaţii şi concluzii.

Activitatea de învăţare 2.2.4 Parametrii porţilor logice 1

Competenţa Verifică funcţionarea circuitelor logice integrate
Obiectivul/obiective vizate:
În urma acestei activităţi de învăţare vei fi capabil să selectezi circuitele integrate pentru implementarea funcţiilor logice
Durata: 15 minute

Tipul activităţii: Exerciţiu

- **Activitatea se va desfăşura în laboratorul de electronică**
- **Resurse:** Fişe de lucru,foi de catalog.
- **Organizare:** Vei lucra organizaţi în echipe.
- **Evaluare / Autoevaluare:** autoevaluare, coevaluare

Rezolvă sarcinile de lucru de mai jos:

Puterea medie consumată de o poartă NAND este de 10mW. Poarta se alimentează de la sursă de alimentare care furnizează la ieşire tensiunea u = 5V±5%.
Determină valoarea curentului absorbit de poartă.

Activitatea de învăţare 2.2.5 Parametrii porţilor logice 2

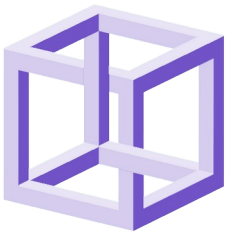
Competenţa: Identifică circuitele logice integrate după criterii de clasificare

Obiectivul/obiective vizate:

În urma acestei activităţi de învăţare vei fi capabil să recunoşti circuitele logice după simbol.

În urma acestei activităţi de învăţare vei fi capabil să recunoşti circuitele logice după tabelul de adevăr corespunzător.

Durata: 1 oră



Tipul activităţii: Cubul

- **Activitatea se va desfăşura în laboratorul de electronică sau în sala de clasă.**
- **Resurse:** Fişe de documentare, foi de catalog, alte surse de documentare.
- **Organizare:** Elevii se vor organiza în 6 echipe.
- **Evaluare / Autoevaluare:** coevaluare.

Folosiţi un cub care semnifică, în mod simbolic, tema ce urmează a fi explorată: Parametrii porţilor logice. Cubul are înscrise pe fiecare dintre feţele sale *Descrie, Compară, Analizează, Asociază, Aplică, Argumentează.* Pe tablă, profesorul detaliază cerinţele de pe feţele cubului cu următoarele:

- **Descrie:** parametri porţilor logice.
- **Compară**: parametri porţilor logice din familia TTL cu ai celor din familia CMOS.
- **Analizează**: parametri funcţiilor logice.
- **Asociază**: transformă o poartă NAND într-o poartă NU.
- **Aplică:** pe baza parametrilor specifici, identifică aplicaţii ale porţilor logice pentru situaţii practice.
- **Argumentează:** De ce se utilizează porţile logice în sisteme de automatizare.

Conducătorul fiecărui grup va rostogoli cubul. Echipa sa va explora tema din perspectiva cerinţei care a căzut pe faţa superioară a cubului şi va înregistra totul pe o foaie de flip-chart.

După 1 oră, grupurile se reunesc în plen şi vor împărtăşi clasei rezultatul analizei.

Afişaţi pe tablă, flip-chart rezultatele întregii discuţii.

Observaţie: Rostogoliţi cubul de mai multe ori, astfel încât echipele să aibă sarcini diferite.

Fişa de documentare 2.3 Analiza şi sinteza circuitelor logice combinaţionale

Circuitele logice combinaţionale sunt circuite fără memorie (independente de propriile stări anterioare), caracterizate prin faptul că semnalele de ieşire sunt combinaţii logice ale semnalelor de intrare, existând numai atâta timp cât acestea din urmă există.

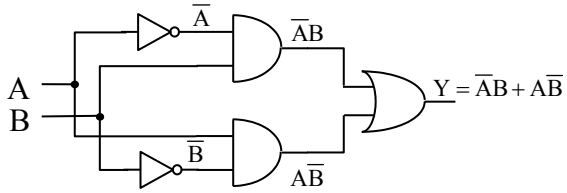
În legătură cu circuitele logice combinaţionale, se pun de regulă două probleme importante şi anume: analiza şi sinteza c.l.c.

Analiza circuitelor logice combinaţionale

Analiza c.l.c. porneşte de la schema logică cunoscută a circuitului şi urmăreşte stabilirea modului de funcţionare a acestuia, fie prin construirea tabelului de funcţionare, fie prin scrierea formei analitice a funcţiei de ieşire.

Spre exemplu, pornind de la schema logică a unui c.l.c. simplu din figura de mai jos, se deduce, din aproape în aproape, urmărind transformările semnalelor de intrare, expresia analitică a funcţiei de ieşire:

$Y = \overline{A}B + A\overline{B}$



Construirea tabelului de funcţionare este acum extrem de simplă şi urmează paşii prezentaţi în coloanele tabelului de adevăr următor:

B	A	$\overline{B}$	$\overline{A}$	$\overline{A}B$	$A\overline{B}$	$\mathbf{Y = \overline{A}B + A\overline{B}}$
0	0	1	1	0	0	0
0	1	1	0	0	1	1
1	0	0	1	1	0	1
1	1	0	0	0	0	0

Se recunoaşte funcţia de ieşire şi tabelul de funcţionare al circuitului SAU-EXCLUSIV (XOR).

Sinteza circuitelor logice combinaţionale

Sinteza c.l.c. porneşte de la funcţia pe care trebuie să o îndeplinească circuitul şi îşi propune obţinerea unei variante (minimale) a structurii acestuia.

Etapele sintezei sunt:

1.Formularea / exprimarea, în termeni cât mai precişi, a problemei care trebuie rezolvată (stabilirea funcţiei logice care trebuie implementată).

2. Construire tabelului de adevăr care stabileşte relaţia dintre variabilele de intrare şi cele de ieşire.

3. Aplicarea unei metode de minimizare a funcţiei, pentru a obţine o formă redusă/minimă a funcţiei (formă conjunctivă sau formă disjunctivă).

4. Implementarea circuitului cu porţi logice (desenarea circuitului).

5. Verificarea (testarea) circuitului.

După modul în care este scrisă funcţia, implementarea se poate face în diverse variante, printre care:

a) cu orice combinaţie de circuite logice elementare;

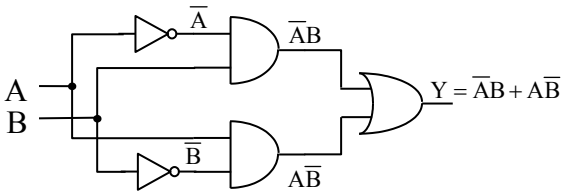
b) numai cu circuite NAND;

c) numai cu circuite NOR.

Spre exemplu, considerând funcţia: $Y = A \oplus B$ şi tabelul ei de funcţionare, se propune realizarea sintezei circuitului corespunzător în mai multe variante.

B	A	Y
0	0	0
0	1	1
1	0	1
1	1	0

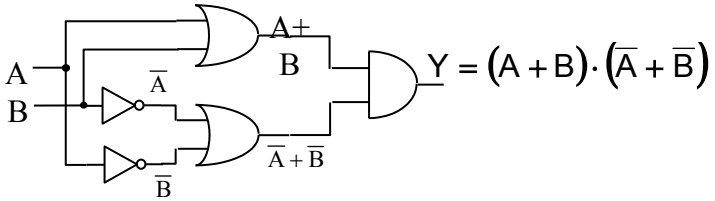
a) Sinteza utilizând mai multe tipuri de circuite logice elementare



Pornind de la tabelul de adevăr de mai sus, se observă că forma canonică disjunctivă (**f.c.d.**) a funcţiei este cea exprimată de relaţia $Y = \overline{A}B + A\overline{B}$. Fiind o formă deja minimală, implementarea ei conduce la circuitul din figura alăturată.
Procedând similar, dar utilizând forma canonică conjunctivă (**f.c.c.**), se obţine:

$$Y = (A + B) \cdot (\overline{A} + \overline{B}),$$

care în urma implementării conduce la circuitul din figura de mai jos:

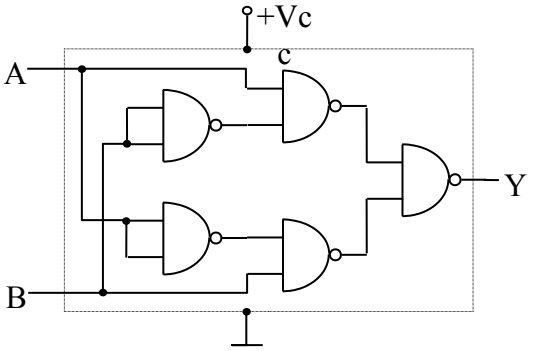


b) Sinteza numai cu porţi NAND

Aplicând De Morgan asupra **f.c.d.**, se obţine:

$$\overline{\overline{Y}} = \overline{\overline{A}B + A\overline{B}} = \overline{(\overline{\overline{A}B}) \cdot (\overline{A\overline{B}})},$$

a cărei implementare poate fi realizată numai cu NAND-uri şi conduce la circuitul din figura alăturată:

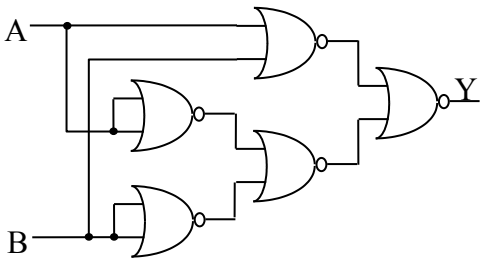


c)Sinteza numai cu porţi NOR

Aplicând De Morgan asupra **f.c.c.**, se obţine:

$$\overline{\overline{Y}} = \overline{(A + B) \cdot (\overline{A} + \overline{B})} = \overline{(A + B)} + \overline{(\overline{A} + \overline{B})},$$

a cărei implementare poate fi făcută numai cu NOR-uri şi conduce la circuitul din figura alăturată:



Activitatea de învăţare 2.3.1 Implementarea funcţiilor logice 1

Competenţa Verifică funcţionarea circuitelor logice integrate
Obiectivul/obiective vizate:
În urma acestei activităţi de învăţare, vei fi capabil să selectezi circuite integrate pentru implementarea funcţiilor logice.
Durata: 1 oră

Tipul activităţii: Exerciţiu

- **Activitatea se va desfăşura în laboratorul de electronică sau în sala de clasă.**
- **Resurse:** Fişe de lucru, flipchart.
- **Organizare:** Vei lucra organizaţi în 4 echipe.
- **Evaluare / Autoevaluare:** autoevaluare, coevaluare

Rezolvă sarcinile de lucru de mai jos:

Se consideră funcţia logică:
$f = A \cdot B + \overline{A} \cdot \overline{B}$
Implementează funcţia în următoarele variante:
a)cu porţi ŞI,SAU,NU
b)cu porţi ŞI-NU
c)cu porţi SAU-NU
d)cu porţi SAU-EXCLUSIV
Analizează economicitatea fiecărei implementări.

Fiecare echipă va implementa funcţia în una dintre variante şi va analiza economicitatea implementării. După 30 de minute, grupurile se reunesc în plen şi compară rezultatele şi trag concluziile.

Indicaţii:
1. Utilizează postulatele şi teoremele algebrei logice pentru a transforma funcţia într-o formă convenabilă fiecărei variante de implementare.
2. Notează în dreptul fiecărei porţi utilizate la implementare codul corespunzător porţii şi fracţiunea care arată cât reprezintă poarta în cadrul circuitului integrat folosit.
Analizează, pentru fiecare variantă de implementare, câte porţi s-au utilizat, câte circuite integrate sau folosit şi câte porţi au rămas nefolosite.
3. Pentru rezolvarea sarcinilor de lucru, poţi căuta în glosar cuvintele subliniate.

Activitatea de învăţare 2.3.2 Implementarea funcţiilor logice 2

Competenţa Verifică funcţionarea circuitelor logice integrate
Obiectivul/obiective vizate:
În urma acestei activităţi de învăţare, vei fi capabil să selectezi circuite integrate pentru implementarea funcţiilor logice.
Durata: 1 oră

Tipul activităţii: Exerciţiu

- **Activitatea se va desfăşura în laboratorul de electronică sau în sala de clasă.**
- **Resurse:** Fişe de lucru, flipchart.
- **Organizare:** Vei lucra organizaţi în echipe.
- **Evaluare / Autoevaluare:** autoevaluare, coevaluare

Rezolvă sarcinile de lucru de mai jos:

Se consideră funcţia logică descrisă în tabelul de adevăr de mai jos:

C	B	A	f
0	0	0	1
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	0

a) minimizează funcţia folosind postulatele şi teoremele algebrei logice.
b) implementează funcţia cu porţi logice.
c) Analizează economicitatea implementării.

Clasa se va împărţi într-un număr par de echipe. Jumătate din echipe va implementa funcţii numai cu porţi NAND cu 2 intrări, iar cealaltă jumătate va implementa funcţia numai cu porţi NAND cu 2 intrări şi cu trei intrări. După 30 de minute, grupurile se reunesc în plen şi comparaţi rezultatele, analizaţi implementările şi trageţi concluziile.

Indicaţii:
1. Utilizează postulatele şi teoremele algebrei logice pentru a transforma funcţia într-o formă convenabilă fiecărei variante de implementare.
2. Notează în dreptul fiecărei porţi utilizate la implementare codul corespunzător porţii şi fracţiunea care arată cât reprezintă poarta în cadrul circuitului integrat folosit.
Analizează, pentru fiecare variantă de implementare, câte porţi s-au utilizat, câte circuite integrate sau folosit şi câte porţi au rămas nefolosite.
3. Pentru rezolvarea sarcinilor de lucru, poţi căuta în glosar cuvintele subliniate.

Activitatea de învăţare 2.3.3 Implementarea funcţiilor logice 3

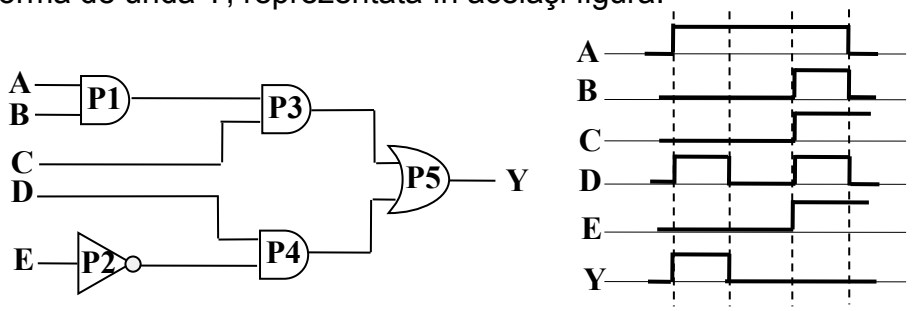
Competenţa Verifică funcţionarea circuitelor logice integrate
Obiectivul/obiective vizate:
În urma acestei activităţi de învăţare, vei fi capabil să identifici defectele circuitelor logice combinaţionale prin interpretarea formelor de undă.
Durata: 1 oră

Tipul activităţii: Exerciţiu

- **Activitatea se va desfăşura în laboratorul de electronică sau în sala de clasă.**
- **Resurse:** Fişe de lucru, flipchart.
- **Organizare:** Vei lucra organizaţi în echipe.
- **Evaluare / Autoevaluare:** autoevaluare, coevaluare

Rezolvă sarcinile de lucru de mai jos:

Se consideră circuitul logic combinaţional din figura de mai jos (a.).
La aplicarea formelor de undă la intrare, reprezentate în figura b., se obţine la ieşire forma de undă Y, reprezentată în aceiaşi figură.



a. **b.**

a. Verifică corectitudinea formei de undă de la ieşire prin două metode: (1) deducând expresia analitică a funcţiei şi (2) cu ajutorul tabelului de adevăr.
b. În cazul în care forma de undă nu este corectă, identifică poarta (porţile) defectă.
c.

Clasa se va împărţi într-un număr par de echipe. Jumătate din echipe va verifica corectitudinea formei de undă de la ieşire prin prima metodă indicată, iar cealaltă jumătate va verifica corectitudinea formei de undă de la ieşire prin cea de a doua metodă indicată. După 30 de minute, grupurile se reunesc în plen şi comparaţi rezultatele, analizaţi rezultatele şi trageţi concluziile.
Observaţie: o poartă defectă are ieşirea fie permanent în starea H, fie permanent în starea L, oricare ar fi valorile logice aplicate la intrare.

Activitatea de învăţare 2.3.4 Implementarea funcţiilor logice 4

Competenţa Verifică funcţionarea circuitelor logice integrate
Obiectivul/obiective vizate:
1.În urma acestei activităţi de învăţare, vei fi capabil să selectezi circuitele integrate pentru implementarea funcţiilor logice.
2. În urma acestei activităţi de învăţare, vei fi capabil să exemplifici aplicaţii cu circuite logice integrate în automatizări.
Durata: 1 oră

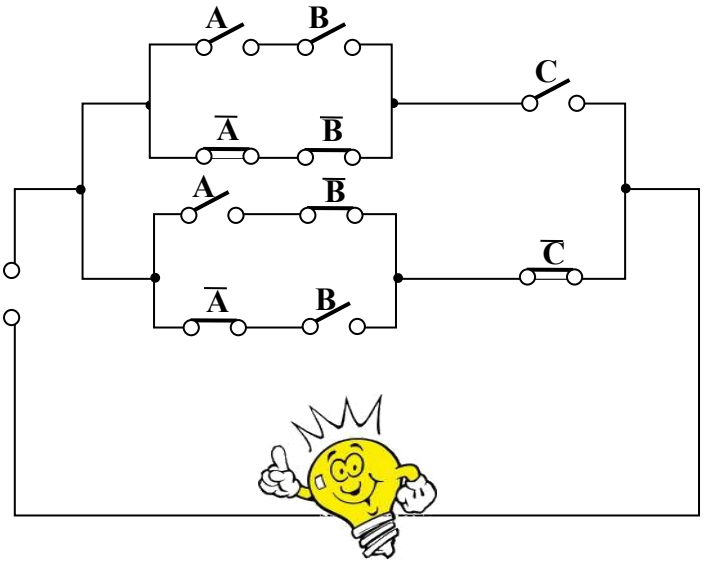
Tipul activităţii: Exerciţiu

- **Activitatea se va desfăşura în laboratorul de electronică sau în sala de clasă.**
- **Resurse:** Fişe de lucru, flipchart.
- **Organizare:** Vei lucra organizaţi în echipe.
- **Evaluare / Autoevaluare:** autoevaluare, coevaluare

Rezolvă sarcinile de lucru de mai jos:

În figura de mai jos este reprezentat un circuit de comandă pentru aprinderea unui bec, din oricare dintre punctele A, B sau C.
Implementează acest circuit de comandă:

a. Cu porţi logice NU, ŞI, SAU.
b. Cu porţi logice SAU EXCLUSIV.



Clasa se va împărţi într-un număr par de echipe. Jumătate din echipe va implementa circuitul cu porţi logice NU, ŞI, SAU, iar cealaltă jumătate va implementa circuitul cu porţi logice SAU EXCLUSIV. După 30 de minute, grupurile se reunesc în plen şi comparaţi rezultatele, analizaţi rezultatele şi trageţi concluziile.

Observaţie: În reţeaua de comutaţie din figură contactul normal deschis este notat cu variabila nenegată (A), iar contactul normal închis este notat cu variabila negată ($\overline{A}$). Funcţia logică L este adevărată când circuitul becului se închide pe una din cele patru ramuri în paralel, dacă toate contactele de pe această ramură sunt închise.

Activitatea de învăţare 2.3.5 Implementarea funcţiilor logice 5

Competenţa Verifică funcţionarea circuitelor logice integrate
Obiectivul/obiective vizate:
1.În urma acestei activităţi de învăţare, vei fi capabil să selectezi circuitele integrate pentru implementarea funcţiilor logice.
2. În urma acestei activităţi de învăţare, vei fi capabil să exemplifici aplicaţii cu circuite logice integrate în automatizări.
Durata: 1 oră

Tipul activităţii: Exerciţiu

- **Activitatea se va desfăşura în laboratorul de electronică sau în sala de clasă.**
- **Resurse:** Fişe de lucru, flipchart.
- **Organizare:** Vei lucra organizaţi în echipe.
- **Evaluare / Autoevaluare:** autoevaluare, coevaluare

Rezolvă sarcinile de lucru de mai jos:

Proiectează un circuit logic a cărui ieşire să fie în starea 1 dacă şi numai dacă şoferul este aşezat şi cel puţin una din uşi este deschisă.

a. *Construieşte tabelul de adevăr şi minimizează funcţia cu ajutorul diagramelor Veitch-Karnaugh.*
b. Rezolvă problema pe etape, introducând o variabilă intermediară care să fie în LOW când cel puţin o uşă este deschisă.

Indicaţii:
-Din considerente de simplitate a construcţiei, consideră semnalele de la uşi în starea LOW când uşile sunt deschise şi, de asemenea, semnalul de la scaun este în LOW când şoferul este aşezat.
- Notează cu *A* şi *B* semnalele de la uşi şi cu *C* semnalul de la scaun.

Clasa se va împărţi într-un număr par de echipe. Jumătate din echipe va implementa circuitul prin prima metodă, iar cealaltă jumătate va implementa circuitul prin cea de a doua metodă. După 30 de minute, grupurile se reunesc în plen şi comparaţi rezultatele, analizaţi rezultatele şi trageţi concluziile.

Activitatea de învăţare 2.3.6 Implementarea funcţiilor logice 6

Competenţa Verifică funcţionarea circuitelor logice integrate
Obiectivul/obiective vizate:
1.În urma acestei activităţi de învăţare, vei fi capabil să selectezi circuitele integrate pentru implementarea funcţiilor logice.
2. În urma acestei activităţi de învăţare, vei fi capabil să exemplifici aplicaţii cu circuite logice integrate în automatizări.
Durata: 1 oră

Tipul activităţii: Miniproiect

- **Activitatea se va desfăşura în laboratorul de electronică sau în sala de clasă.**
- **Resurse:** Fişe de lucru, flipchart.
- **Organizare:** Vei lucra organizaţi în echipe.
- **Evaluare / Autoevaluare:** autoevaluare, coevaluare

Rezolvă sarcinile de lucru de mai jos:

Proiectează un circuit logic combinaţional de tip "cheie electronică" cu 3 intrări şi o singură ieşire. Fiecare intrare reprezintă starea unui contact: dacă contactul este deschis, acesta furnizează 1 logic pe intrarea respectivă. În starea iniţială toate contactele sunt deschise şi ieşirea circuitului este în 1 logic, adică alarma este dezactivată.
Dacă închiderea contactelor (care pot acţiona de exemplu nişte zăvoare electro-magnetice) se face într-o anumită ordine prestabilită, atunci ieşirea rămâne în 1 logic şi alarma nu este declanşată. Dacă ordinea de închidere a contactelor nu este respectată, ieşirea trece în 0 logic şi se afişează starea de alarmă prin aprinderea unui LED.
Câte combinaţii posibile există? Dar pentru 5 contacte? Explicaţi cum trebuie să fie contactele şi de ce.

Clasa se va împărţi în echipe. Fiecare echipă va implementa circuitul. După 45 de minute, grupurile se reunesc în plen şi comparaţi rezultatele, analizaţi rezultatele şi trageţi concluziile.

Fişa de documentare 2.4 PROGRAMUL Digital Works

Există mai multe posibilităţi de a verifica funcţionarea corectă a unui circuit care realizează o funcţie logică. Una dintre ele este simularea cu ajutorul unui program de analiză a circuitelor logice.

În continuare se va prezenta programul *Digital Works*(Digital Works for Microsoft Windows 2.04 © 1997 David John Barker) care permite o astfel de analiză.

Pentru lansarea în execuţie a programului se face dublu clic pe icoana corespunzătoare, cea prezentată mai jos.

Se va trece acum în revistă principalele elemente ale lucrului cu fişierele specifice programului; la apariţia ecranului de început, în partea stângă sus există opţiuni pentru:

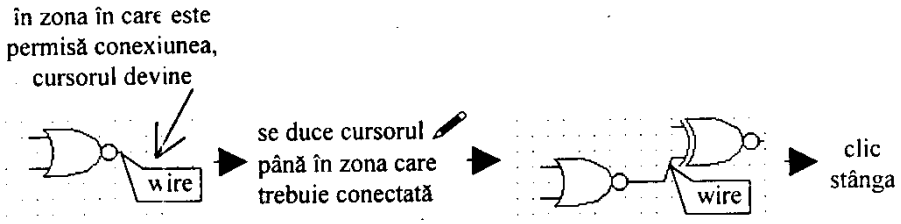
- - crearea unui nou fişier,
- - încărcarea unui fişier creat anterior,
- - memorarea fişierului deja deschis.

Urmează apoi linia pentru selectarea porţilor logice, cu icoanele prezentate mai jos:

1) SAU, 2) SAU-NEGAT, 3) SAU-EXCLUSIV, 4) SAU-EXCLUSIV-NEGAT, 5) NU, 6) SI, 7) SI-NEGAT

Orice selecţie se poate face printr-un clic al butonului din stânga al mouse-ului şi, după aceea, printr-un clic al aceluiaşi buton în zona activă a ecranului, cea cu grila punctată, colorată în galben pal, se poziţionează poarta în zona dorită. Pentru fiecare poartă selectată astfel (şi reprezentată iniţial punctat pe ecran) se poate stabili numărul de intrări, dând clic pe butonul din dreapta al mouse-ului apoi pe „**Inputs”** şi se selectează 2,3 sau 4 intrări.

Pentru a face conexiuni se foloseşte o unealtă specială, cea aflată la extremitatea din dreapta a celui de-al doilea rând de icoane şi notată cu semnul . Odată selectată cu un clic al butonului din stânga al mouse-ului, ea poate fi folosită după cum urmează:

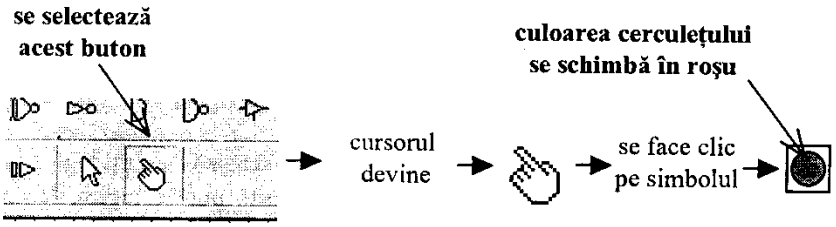

în zona în care este permisă conexiunea, cursorul devine
wire
se duce cursorul până în zona care trebuie conectată
wire
clic stânga

Pentru a putea aduce în starea 0 logic sau 1 logic una dintre intrările unei porţi, se foloseşte aşa numita *intrare interactivă,* aflată pe bara de instrumente, redată în figura alăturată, în zona afectată semnalelor de intrare.

Intrare interactivă

Pentru a amplasa la intrarea unei porţi (sau a unui alt circuit) un astfel de dispozitiv este necesar sa facem clic pe icoana aferentă, se poziţionează cursorul pe ecran, în zona prevăzută pentru desenarea circuitului (cea cu grilă punctată), urmată de un nou clic pentru validarea poziţiei alese. *După poziţionare este necesar să facem legătura dintre acest dispozitiv şi intrarea respectivă, folosind unealta pentru legături, (✎), aşa cum s-a arătat mai sus. Simpla poziţionare pe ecran a simbolului nu este suficientă pentru o simulare corectă !*

Pentru a trece acest dispozitiv dintr-o stare în cealaltă este necesar să parcurgem paşii puşi în evidenţă de desenul următor.



Unu logic este reprezentat, în cazul unei intrări interactive, prin culoarea roşie a cerculeţului din interiorul simbolului, în timp ce bitul zero este reprezentat prin culoarea albă.

Pentru a pune în evidenţă starea unei ieşiri se foloseşte un dispozitiv numit *led*, aflat pe cea de-a doua bară cu unelte, alături de dispozitivul de afişare cu opt segmente.

LED

Pentru a aşeza un led în zona activă a ecranului se selectează acest dispozitiv pe bara cu unelte şi apoi se face clic în poziţia dorită. Este necesară legarea acestui dispozitiv la ieşirea circuitului a cărui stare dorim să o monitorizăm - în acest scop se foloseşte unealta de legături, ✎.

Activitatea de învăţare 2.4.1 Analiza circuitelor logice folosind programul Digital Works

Competenţa Realizează practic şi/sau prin simulare montaje cu circuite logice utilizate în automatizări.
Obiectivul/obiective vizate:
1.În urma acestei activităţi de învăţare, vei fi capabil să selectezi circuitele integrate pentru implementarea funcţiilor logice.
2. În urma acestei activităţi de învăţare, vei fi capabil să simulezi funcţionarea porţilor logice.
3. În urma acestei activităţi de învăţare, vei fi capabil să descrii funcţionarea circuitelor logice combinaţionale pe baza tabelului de adevăr.
Durata: 2 ore

Tipul activităţii: Simulare

- **Activitatea se va desfăşura în laboratorul de electronică sau de informatică, astfel încât fiecare echipă să aibă acces la un calculator.**
- **Resurse:** Calculator, program de simulare **Digital Works**.
- **Organizare:** Vei lucra organizaţi pe echipe.
- **Evaluare / Autoevaluare:** Referat

a. Stabilirea tabelului de adevăr pentru porţile logice ŞI, ŞI-NU, SAU, SAU-NU, SAU-EXCLUSIV, SAU-EXCLUSIV NEGAT. Urmaţi indicaţiile următoare:
- selectaţi, pe rând, porţile amintite mai sus şi se poziţionează în zona destinată circuitului;
- pentru fiecare dintre ele legaţi la ambele intrări dispozitivele denumite intrări interactive; (nu uitaţi să *legaţi efectiv* aceste dispozitive, folosind unealta de legături, ✎);
- la ieşirea fiecărei porţi legaţi câte un led pentru a putea stabili starea sa logică; (nu uitaţi să *legaţi efectiv* aceste dispozitive, folosind unealta de legături, ✎);
- faceţi clic pe butonul Run pentru a pomi efectiv simularea.
- transformaţi cursorul astfel încât să se poată comanda intrările interactive.

Comandând intrările interactive, stabiliţi tabelele de adevăr pentru fiecare poartă în parte.
b. Pornind de la variabilele binare A, B, C şi D, realizaţi cu porţi logice următoarele funcţii:

$$f_1 = \overline{A + \overline{BC} + D}$$
$$f_2 = \left(\overline{A \oplus B}\right)D + \overline{C}$$
$$f_3 = \left(\overline{A + B}\right)\left(\overline{C + D}\right)$$
$$f_4 = \overline{A}B + \left(\overline{A + B + C}\right)$$

Pentru fiecare dintre funcţiile de mai sus, stabiliţi tabelul de adevăr, folosind intrări interactive şi led-uri.
c. Întocmeşte un referat cu tema "**Analiza porţilor logice".**

- **Conţinutul referatului**:
  - Titlul activităţii de învăţare
  - Obiectivele activităţii de învăţare
  - Schemele cu porţi logice simulate cu ajutorul programului.
  - Tabelele de adevăr pentru funcţiile logice studiate.
  - Interpretarea datelor experimentale
  - Observaţii şi concluzii.

Tema 3. Circuite logice combinaţionale

Fişa de documentare 3.1 Codificatoare

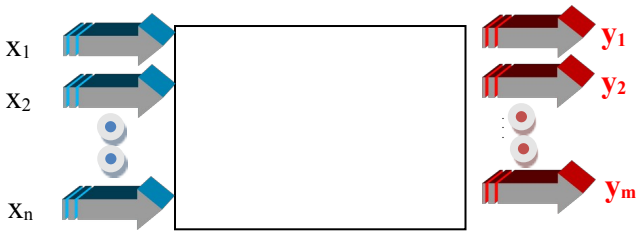
Pentru prelucrarea datelor în sistemele digitale şi apoi pentru citirea şi afişarea rezultatelor prelucrării, sunt necesare mai multe etape de lucru:

- *codarea* şi *decodarea* (transformarea datelor dintr-un cod în altul)
- *multiplexarea* (transmiterea către o ieşire a unei singure informaţii dintr-un grup de informaţii)
- *demultiplexarea* (introducerea succesivă a datelor la diferite adrese posibile)

Toate aceste operaţii pot fi realizate cu ajutorul porţilor logice conectate în combinaţii rezultate în urma stabilirii funcţiei (funcţiilor) logice de transfer pe care trebuie să o (le) realizeze circuitul.

Circuitele logice combinaţionale (C.L.C.) sunt circuite fără memorie (independente de propriile stări anterioare), caracterizate prin faptul că semnalele de ieşire sunt combinaţii logice ale semnalelor de intrare, existând numai atâta timp cât acestea din urmă există. Schema bloc a unui circuit logic combinaţional este dată în figura de mai jos, iar funcţiile de ieşire ale acestuia pot fi scrise sub forma:

$y_k = y_k (x_1, x_2, \dots , x_n)$, cu $k = 1, 2, \dots , m$.

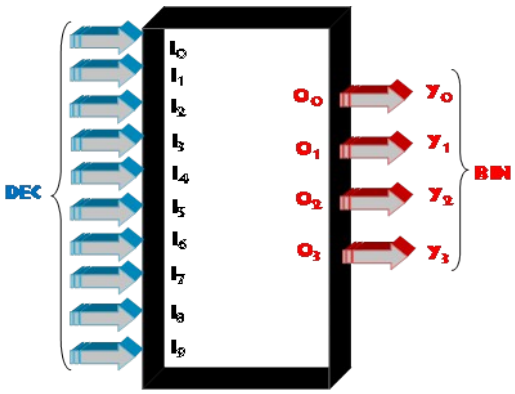


În general circuitele logice combinaţionale sunt circuite integrate pe scară medie (codificatoare, decodificatoare, multiplexoare, demultiplexoare, sumatoare, comparatoare) dar si pe scară mare (memorii nevolatile - ROM, matrice logice programabile - PLA).

Codificatorul este circuitul logic combinaţional care generează la ieşire un cod unic pentru fiecare intrare activată.

Un codificator are un anumit număr de intrări (codul de intrare), dintre care doar una poate fi activată la un moment dat şi *N* ieşiri care reprezintă numărul de biţi ai codului în care sunt reprezentate informaţiile de la intrare. La un circuit de codare numărul de biţi ai codului de ieşire este mai mic decât numărul de biţi ai codului de intrare.

Exemplu:
Codificator din sistemul de numeraţie zecimal în sistemul de numeraţie binar.
În figura de mai jos este prezentată schema bloc. Circuitul are 10 intrări, corespunzătoare celor 10 cifre zecimale: 0,1.2,3,4,5,6,7,8,9 şi generează un, la ieşire un cod de 4 biţi. La aplicarea la intrare a unei cifre zecimale, i se activează intrarea I_i, iar la ieşire se generează codul binar corespunzător cifrei i.



Funcţionarea circuitului este descrisă în tabelul de adevăr de mai jos:

Intrarea activată (cifra zecimală)	Cod binar			
	O_3	O_2	O_1	O_0
I_0 ("0")	0	0	0	0
I_1 ("1")	0	0	0	1
I_2 ("2")	0	0	1	0
I_3 ("3")	0	0	1	1
I_4 ("4")	0	1	0	0
I_5 ("5")	0	1	0	1
I_6 ("6")	0	1	1	0
I_7 ("7")	0	1	1	1
I_8 ("8")	1	0	0	0
I_9 ("9")	1	0	0	1

Pe baza tabelului, se observă că ieşirea O_3 are valoarea logică 1 numai atunci când la intrare se plică cifra 8 sau 9, adică atunci când este activată intrare I_8 şi intrarea I_9, deci funcţia logică corespunzătore ieşirii O_3 este:

$O_3 = I_8 + I_9$

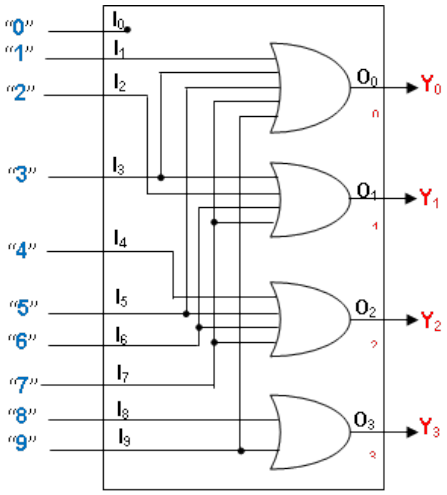
Urmând acelaşi raţionament, se deduc şi expresiile funcţiilor logice corespunzătoare celorlalte ieşiri:

$O_2 = I_4 + I_5 + I_6 + I_7$

$O_1 = I_2 + I_3 + I_6 + I_7$

$O_0 = I_1 + I_3 + I_5 + I_7 + I_9$

Structura circuitului codificator, implementat pe baza ecuaţiilor deduse mai sus, este reprezentat în figura de mai jos:



Circuitul se compune din 4 porţi SAU cu 2,4 şi 5 intrări.

Observaţie: Codificatorul se implementează cu porţi SAU atunci când intrările sunt active în 1 logic. Atunci când intrările sunt active în 0 logic, implementarea codificatorului se realizează cu circuite de tip NAND.

Analizând circuitul codificator implementat se constată două deficienţe:

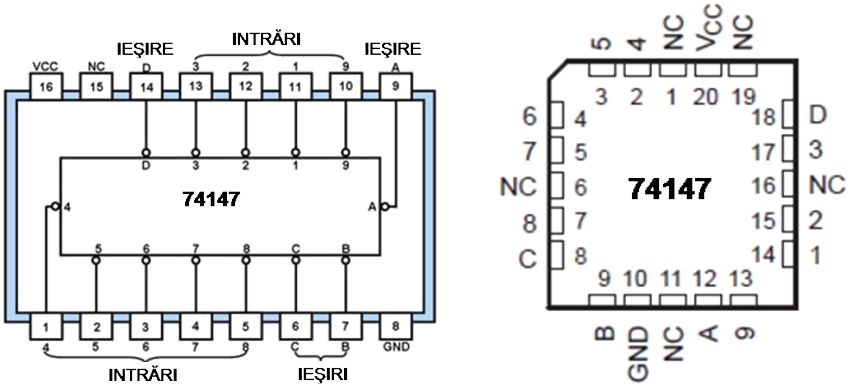
1. La ieşire nu se poate face distincţia între situaţia în care la intrare se activează intrarea I_0, respectiv cifra "0" şi situaţia în care nici o intrare nu este activată.

Această deficienţă se înlătură prin adăugarea unei intrări suplimentare care va indica activarea uneia dintre intrări.

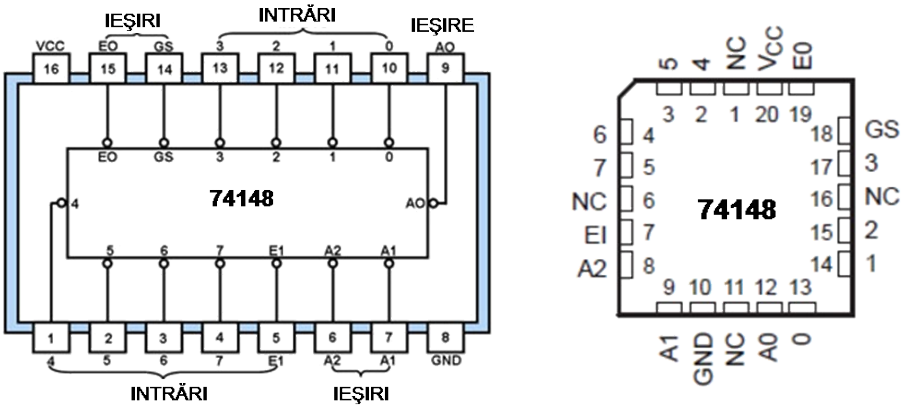
2. Circuitul nu funcţionează corect atunci sunt activate mai multe intrări simultan.

Aceasta deficienţă se poate elimina prin introducerea unei priorităţi în generarea codului. La o codificare cu prioritate, fiecărei intrări I_i i se atribuie o anumită prioritate. Astfel, la activarea simultană a mai multor intrări, codificatorul prioritar va genera numai codul intrării activate care are prioritatea cea mai ridicată.

Codificatoarele se realizează sub formă de circuite integrate pe scară medie(MSI). Circuitele integrate reprezentative sunt 74147şi 74148.
Circuitul integrat codificator prioritar standard 74147 dispune de 9 intrări (1,…, 9) si 4 ieşiri (D, C, B, A). De notat că cifra 0 nu este conectată la circuit deoarece ea nu apare în nici o expresie a funcţiilor de ieşire. Circuitul 74147 are si intrările si ieşirile active pe nivel scăzut.
Configuraţia pinilor pentru circuitul integrat 74147 este prezentată în figura de mai jos:



Circuitul integrat logic 74148 dispune de 8 intrări (0,1,…,7) si 3 ieşiri (A2, A1, A0). În plus, circuitul mai are o intrare de validare EI, activă pe nivel scăzut, conectată la primul nivel al porţilor logice pentru a le controla funcţionarea si 2 semnale de ieşire EO si GS cu următoarea semnificaţie:
$\overline{EI}$ - intrare de validare (ENABLE IN), este activă pentru “0”:
$\overline{EI}$ =0 – intrările sunt active
$\overline{EI}$ =1 – intrările sunt inactive
$\overline{EO}$ =0 – toate intrările sunt inactive
$\overline{GS}$ =0 – cel puţin o intrare este activă
74148 are intrările si ieşirile active pe nivel scăzut.
Configuraţia pinilor pentru circuitul integrat 74148 este prezentată în figura de mai jos:



Activitatea de învăţare 3.1.1 Codificatoare 1

Competenţa Verifică funcţionarea circuitelor logice integrate
Obiectivul/obiective vizate:
1. În urma acestei activităţi de învăţare vei fi capabil să selectezi circuitele logice pentru implementarea funcţiilor logice.
2. În urma acestei activităţi de învăţare, vei fi capabil să descrii funcţionarea circuitelor logice combinaţionale pe baza tabelului de adevăr.
Durata: 1oră

Tipul activităţii: Exerciţiu

- **Activitatea se va desfăşura în laboratorul de electronică**
- **Resurse:** Fişe de lucru,foi de catalog.
- **Organizare:** Vei lucra organizaţi în echipe.
- **Evaluare / Autoevaluare:** autoevaluare, coevaluare

Rezolvă sarcinile de lucru de mai jos:

Implementează un codificator cu opt intrări şi 3 ieşiri care funcţionează conform tabelului de adevăr de mai jos.

A_7	A_6	A_5	A_4	A_3	A_2	A_1	A_0	O_2	O_1	O_0
0	0	0	0	0	0	0	**1**	0	0	0
0	0	0	0	0	0	**1**	0	0	0	1
0	0	0	0	0	**1**	0	0	0	1	0
0	0	0	0	**1**	0	0	0	0	1	1
0	0	0	**1**	0	0	0	0	1	0	0
0	0	**1**	0	0	0	0	0	1	0	1
0	**1**	0	0	0	0	0	0	1	1	0
1	0	0	0	0	0	0	0	1	1	1

Identifică dezavantajele acestui circuit.

Activitatea de învăţare 3.1.2 Codificatoare 2

Competenţa Verifică funcţionarea circuitelor logice integrate
Obiectivul/obiective vizate:
În urma acestei activităţi de învăţare vei fi capabil să identifici defectele în funcţionarea circuitelor logice.
Durata: 30 minute

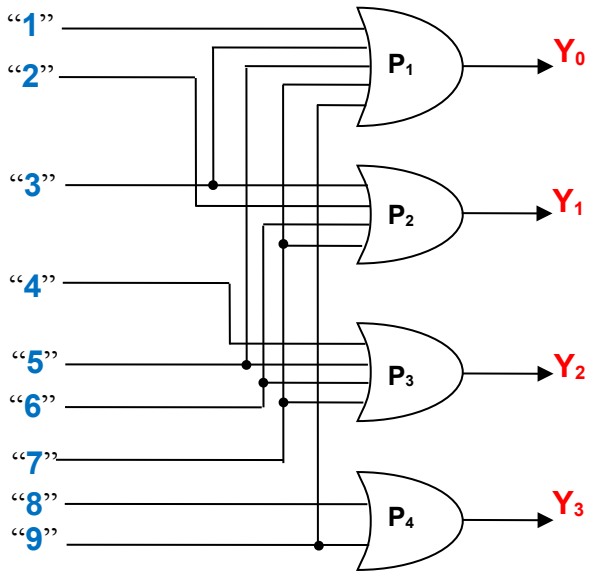
Tipul activităţii: Exerciţiu

- **Activitatea se va desfăşura în laboratorul de electronică**
- **Resurse:** Fişe de lucru,foi de catalog.
- **Organizare:** Veţi lucra organizaţi în echipe.
- **Evaluare / Autoevaluare:** autoevaluare, coevaluare.

Rezolvă sarcinile de lucru de mai jos:

Se consideră circuitul codificator din figura de mai jos.

a. Identifică poarta defectă dacă se codifică corect numai cifrele impare. Specifică tipul defectului.
b. Identifică poarta defectă dacă se codifică corect numai cifrele pare. Specifică tipul defectului.
c. Identifică poarta defectă dacă nu se codifică corect cifrele 8 şi 9. Specifică tipul defectului.



Clasa se va împărţi în trei echipe. Fiecare echipă va analiza funcţionarea codificatorului în una dintre situaţiile descrise în enunţ şi va identifica defectul. După 15 de minute, grupurile se reunesc în plen analizează rezultatele şi trag concluziile.

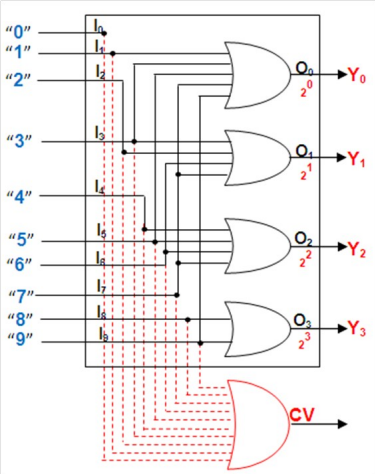
Activitatea de învăţare 3.1.3 Codificatoare 3

Competenţa Verifică funcţionarea circuitelor logice integrate
Obiectivul/obiective vizate:
În urma acestei activităţi de învăţare vei fi capabil să selectezi circuitele logice pentru implementarea funcţiilor logice
Durata: 1 oră

Tipul activităţii: Exerciţiu

- **Activitatea se va desfăşura în laboratorul de electronică**
- **Resurse:** Fişe de lucru,foi de catalog.
- **Organizare:** Vei lucra organizaţi în echipe.
- **Evaluare / Autoevaluare:** autoevaluare, coevaluare.

Rezolvă sarcinile de lucru de mai jos:



Un dezavantaj al codificatorului este acela că la ieşire nu se poate face distincţia între situaţia în care la intrare se activează intrarea I_0, respectiv cifra "0" şi situaţia în care nici o intrare nu este activată.
O modalitate de rezolvare a acestei inconvenienţe este prezentată în figura de mai jos.

Analizează soluţia propusă şi explică funcţionarea circuitului.

Activitatea de învăţare 3.1.4 Codificatorul 74147

Competenţa Verifică funcţionarea circuitelor logice integrate
Obiectivul/obiective vizate:
În urma acestei activităţi de învăţare vei fi capabil să identifici defectele în funcţionarea circuitelor logice.
Durata: 30 minute

Tipul activităţii: Exerciţiu

- **Activitatea se va desfăşura în laboratorul de electronică**
- **Resurse:** Fişe de lucru,foi de catalog.
- **Organizare:** Veţi lucra organizaţi în echipe.
- **Evaluare / Autoevaluare:** autoevaluare, coevaluare.

Rezolvă sarcinile de lucru de mai jos:

Un circuit de codificare din sistemul zecimal în sistemul binar realizat cu ajutorul circuitului integrat 74147 are prezintă următoarea comportare:

a. Codifică corect numai cifrele impare.
b. Codifică corect numai cifrele pare.
c. Nici o ieşire nu este activată dacă se doreşte codificarea cifrei 7.
d. Daca la intrare se aplică cifra 4, la ieşire se obţine codul 0000, dacă la intrare se aplică cifra 6, la ieşire se obţine codul 0010, intrare se aplică cifra 7, la ieşire se obţine codul 0110.

Pe baza foilor de catalog, identificaţi defectul circuitului pentru fiecare caz în parte.

Clasa se va împărţi în 4 echipe. După 15 de minute, grupurile se reunesc în plen analizează rezultatele şi trag concluziile.

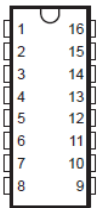
Activitatea de învăţare 3.1.5 Codificatoare 4

Competenţa Identifică circuitele logice integrate după criterii de clasificare.
Obiectivul/obiective vizate:
1. În urma acestei activităţi de învăţare vei fi capabil să selectezi circuitele logice pentru implementarea funcţiilor logice
2. În urma acestei activităţi de învăţare vei fi capabil să identifici terminalele circuitelor integrate pe baza cataloagelor de componente.
Durata: 30 minute

Tipul activităţii: Studiu de caz

- **Activitatea se va desfăşura în laboratorul de electronică**
- **Resurse:** Fişe de lucru,foi de catalog.
- **Organizare:** Veţi lucra organizaţi în echipe.
- **Evaluare / Autoevaluare:** autoevaluare, coevaluare.

Rezolvă sarcinile de lucru de mai jos:
În figurile de mai jos este reprezentat un circuit integrat .



a. Cu ajutorul foilor de catalog, indică semnificaţia pinilor pentru circuitul 74147.
b. Cu ajutorul foilor de catalog, indică semnificaţia pinilor pentru circuitul 74148.
c. Identifică deosebirile dintre cele două tipuri de codificatoare

Fişa de documentare 3.2 Decodificatoare

Decodificatoarele sunt circuite logice combinaţionale cu n intrări şi m ieşiri care activează una sau mai multe ieşiri în funcţie de cuvântul de cod aplicat la intrare ($m=2^n$). Schema bloc a unui decodificator este prezentată în figura de mai jos:

Aplicaţiile decodificatoarelor sunt:
Decodificatoare de adrese pentru selecţia unei locaţii de memorie sau a unui periferic de intrare-ieşire. Memoriile şi porturile perifericelor sunt legate la aceiaşi linii prin care sunt trimise adresele de selecţie. La un moment dat numai un periferic (sau locaţie de memorie) poate fi selectat şi anume acela care este legat la ieşirea activată a decodificatorului adresei.
Decodificatoare BCD-zecimal, care pot fi realizate prin proiectare specifică cu ajutorul diagramelor V-K şi apoi implementate în circuite
Decodificatoare pentru afişoare pe 7 segmente, care au ca intrări cei 4 biţi ai codului BCD (zecimal codificat binar) iar ca ieşiri cele 7 segmente ale cifrelor zecimale.
Implementarea funcţiilor logice.

Decodificatorul de adresă

Decodificatorul de adresă activează linia de ieşire a cărei adresă codificată binar este aplicată la intrări.

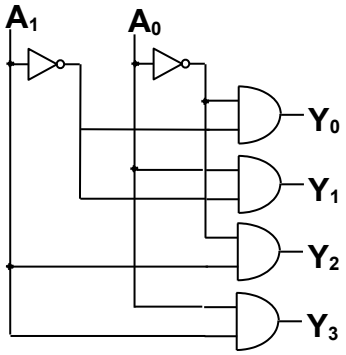
Schema bloc şi tabelul de adevăr al unui decodificator de adresă cu n=2 intrări şi $m=2^2=4$ ieşiri este prezentată în figura de mai jos.

A_1	A_0	Y_0	Y_1	Y_2	Y_3
0	0	1	0	0	0
0	1	0	1	0	0
1	0	0	0	1	0
1	1	0	0	0	1

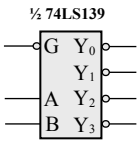
Din tabelul de adevăr se obţin expresiile funcţiilor de ieşire.

$$Y_0 = \overline{A}_1\overline{A}_0 \; ; Y_1 = \overline{A}_1 A_0 \; ; Y_2 = A_1\overline{A}_0 \; ; Y_3 = A_1 A_0$$

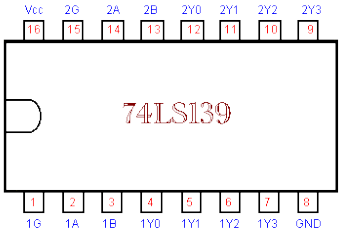
O varianta de implementare este prezentată în figura de mai jos.

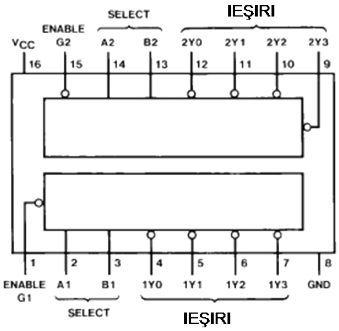


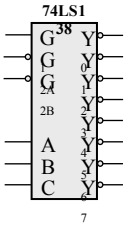
Cele mai uzuale decodificatoare de adrese sunt:



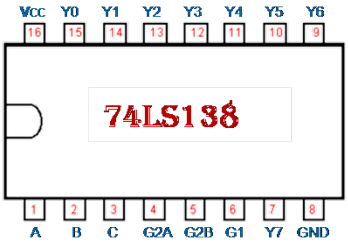
- **74LS139** (**74HC139**) care conţine două decodificatoare binare 2/4 ($n = 2$ şi $m = 4$) complet independente, fiecare având o intrare de validare proprie activă pe „0” (***G***), două intrări de selecţie (***A*** – corespunde lui 2^0, ***B*** – corespunde lui 2^1) şi patru ieşiri (***Y₀***, ***Y₁***, ***Y₂***, ***Y₃***).

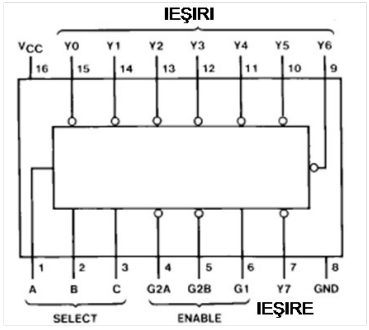



SELECT
IEŞIRI
ENABLE
VCC G2 A2 B2 2Y0 2Y1 2Y2 2Y3
16 15 14 13 12 11 10 9
1 2 3 4 5 6 7 8
ENABLE G1 A1 B1 1Y0 1Y1 1Y2 1Y3 GND
SELECT
IEŞIRI



- **74LS138** (**74HC138**) un decodificator binar 3/8 având o intrare de validare activă pe „1” (***G₁***), două intrări de validare active pe „0” (***G₂A***, ***G₂B***), trei intrări de selecţie (***A***, ***B***, ***C***) şi opt ieşiri (***Y₀***, … ***Y₇***,).





Funcţionarea DCD 74LS138:

- validarea DCD presupune $G_1 = "1"$ şi $G_{2A} = G_{2B} = "0"$. Dacă una din aceste condiţii nu este îndeplinită, toate ieşirile sunt inactive (adică sunt pe „1”) indiferent de codul de selecţie *A*, *B*, *C* (figura 1).

- dacă DCD este validat corect, este activă (pe „0”) linia de ieşire corespunzătoare codului de selecţie. De exemplu, dacă *A = „1”* şi *B = C = „0”* atunci linia $Y_1 = 0$ (figura 2), dacă *A = „0”*, *B = „0”*, şi *C = „1”* atunci linia $Y_4 = 0$ (figura 3) şi dacă *A = „0”*, *B = „1”*, şi *C = „1”* atunci linia $Y_6 = 0$ (figura 4).

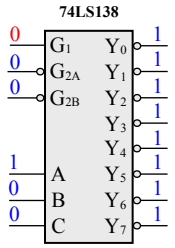


Figura 1;

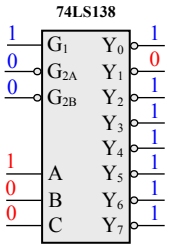


Figura 2;

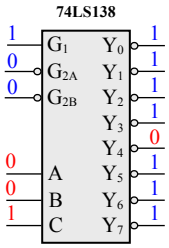


Figura 3;

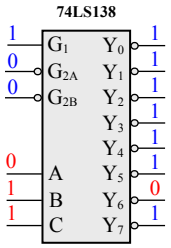
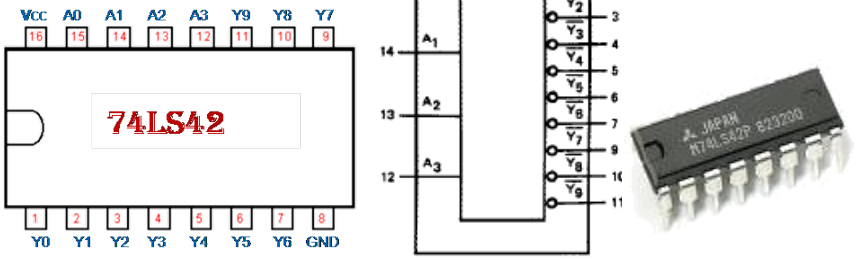


Figura 4.

Decodificatorul CD-zecimal

Prescurtarea BCD semnifică în limba română "zecimal codat binar".

Schema bloc a unui decodificator BCD-zecimal este prezentată în figura de mai jos.



Spre deosebire de codul binar natural, BCD nu include combinaţiile binare 1010, 1011, 1100, 1101, 1110, 1111, combinaţii ce corespund numerelor zecimale 10, 11, 12, 13, 14 şi 15.

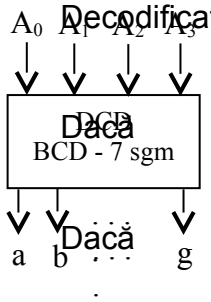
Apariţia oricăreia din cele 6 combinaţii de intrare excluse, duce toate ieşirile în starea "1". Se spune că decodificatorul rejectează datele false.

Funcţionarea decodificatorului (în variantă integrată - 7442) este descrisă de tabelul de adevăr:

	A_3	A_2	A_1	A_0	$\overline{Y_0}$	$\overline{Y_1}$	$\overline{Y_2}$	$\overline{Y_3}$	$\overline{Y_4}$	$\overline{Y_5}$	$\overline{Y_6}$	$\overline{Y_7}$	$\overline{Y_8}$	$\overline{Y_9}$
0	0	0	0	0	0	1	1	1	1	1	1	1	1	1
1	0	0	0	1	1	0	1	1	1	1	1	1	1	1
2	0	0	1	0	1	1	0	1	1	1	1	1	1	1
3	0	0	1	1	1	1	1	0	1	1	1	1	1	1
4	0	1	0	0	1	1	1	1	0	1	1	1	1	1
5	0	1	0	1	1	1	1	1	1	0	1	1	1	1
6	0	1	1	0	1	1	1	1	1	1	0	1	1	1
7	0	1	1	1	1	1	1	1	1	1	1	0	1	1
8	1	0	0	0	1	1	1	1	1	1	1	1	0	1
9	1	0	0	1	1	1	1	1	1	1	1	1	1	0
10	1	0	1	0	1	1	1	1	1	1	1	1	1	1
11	1	0	1	1	1	1	1	1	1	1	1	1	1	1
12	1	1	0	0	1	1	1	1	1	1	1	1	1	1

13	1	1	0	1	1	1	1	1	1	1	1	1	1	1
14	1	1	1	0	1	1	1	1	1	1	1	1	1	1
15	1	1	1	1	1	1	1	1	1	1	1	1	1	1

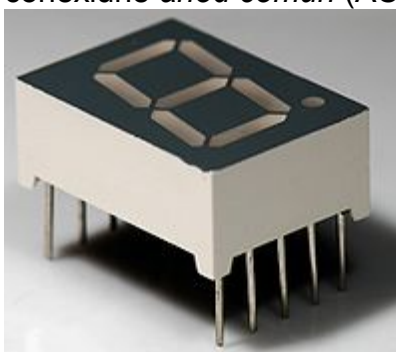
Decodificatorul BCD - 7 segmente

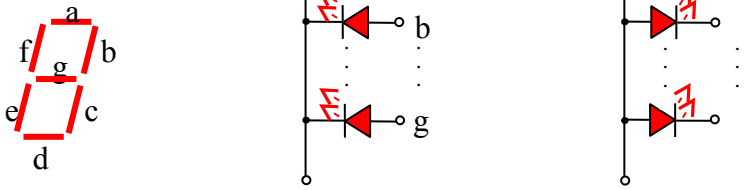


Decodificatorul BCD adecvate pentru selectarea segmentelor unui digit cu 7 segmente utilizat pentru reprezentarea numerelor zecimale 0, 1, .., 9.

Dacă cele 7 …, g şi vor comanda un display cu 7 segmente, în care LED-urile se află în conexiune *catod comun* (KC), ca în figura de mai jos,b.

Dacă ieşirile $\bar{a},\bar{b},\ldots,\bar{g}$ şi vor comanda un digit ale cărui LED-uri se află în conexiune *anod comun* (AC), ca în figura de mai jos c.





(a) (b) (c)

O variantă a decodificatorului BCD – 7 segmente o constituie circuitul integrat 7447, ale cărui ieşiri sunt active în 0 logic, impunându-se din acest motiv utilizarea unui display cu 7 segmente cu anod comun. Configuraţia pinilor a acestui circuit integrat este prezentată în figura de mai jos.

Decodificatorul BCD - 7 segmente 74LS47 deţine un etaj final driver open colector. În felul acesta el este capabil să se conecteze direct la afişoarele cu LED-uri. Circuitul este proiectat să comande segmente cu anod comun. Pentru fiecare segment, circuitul poate absorbi până la 24mA

în stare low (activă) şi poate furniza până la 250µA la o tensiune de maxim 15V în stare high (inactivă).

Semnificaţia pinilor

A, *B*, *C*, *D* (*A0*, *A1*, *A2*, *A3*) – *intrări*

a – g – ieşiri

RBI (*Ripple Blanking Input*) *– tranziţie de blank în intrare*

*LT - lamp*a *test*

BI / *RBO - intrare de blank sau tranziţie de blank în ieşire*

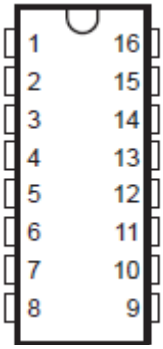
Activitatea de învăţare 3.2.1 Decodificatoare de adresă 1

Competenţa Identifică circuitele logice integrate după criterii de clasificare
Obiectivul/obiective vizate:
1. În urma acestei activităţi de învăţare vei fi capabil să selectezi circuitele logice pentru implementarea funcţiilor logice
2. În urma acestei activităţi de învăţare vei fi capabil să identifici terminalele circuitelor integrate pe baza cataloagelor de componente.
Durata: 30 minute

Tipul activităţii: Studiu de caz

- **Activitatea se va desfăşura în laboratorul de electronică**
- **Resurse:** Fişe de lucru,foi de catalog.
- **Organizare:** Veţi lucra organizaţi în echipe.
- **Evaluare / Autoevaluare:** autoevaluare, coevaluare.

Rezolvă sarcinile de lucru de mai jos:
În figura de mai jos este reprezentat un circuit integrat .



a. Cu ajutorul foilor de catalog, indică semnificaţia pinilor pentru circuitul 74138.
b. Cu ajutorul foilor de catalog, indică semnificaţia pinilor pentru circuitul 74139.
c. Identifică deosebirile dintre cele două tipuri de decodificatoare.

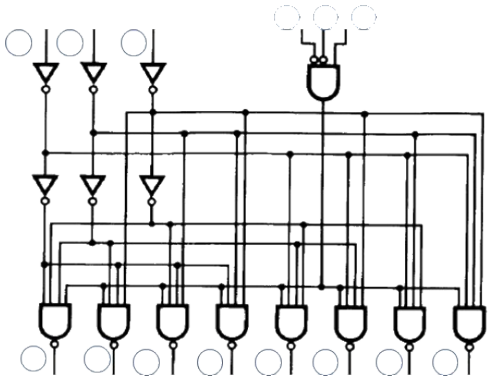
Activitatea de învăţare 3.2.2 Decodificatoare de adresă 2

Competenţa Realizează practic şi/sau prin simulare montaje cu circuite logice utilizate în automatizări.
Obiectivul/obiective vizate:
1. În urma acestei activităţi de învăţare vei fi capabil să selectezi circuitele logice pentru implementarea funcţiilor logice
2. În urma acestei activităţi de învăţare vei fi capabil să identifici terminalele circuitelor integrate pe baza cataloagelor de componente.
Durata: 30 minute

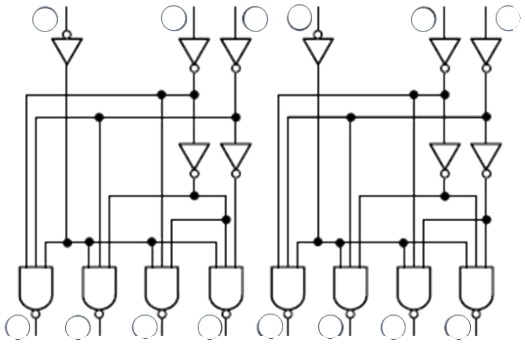
Tipul activităţii: Studiu de caz

- **Activitatea se va desfăşura în laboratorul de electronică**
- **Resurse:** Fişe de lucru,foi de catalog.
- **Organizare:** Veţi lucra organizaţi în echipe.
- **Evaluare / Autoevaluare:** autoevaluare, coevaluare.

Rezolvă sarcinile de lucru de mai jos:
În figurile de mai jos sunt reprezentată schemele decodificatoarelor integrate 74138 şi 74139.



a.



b.

a. Cu ajutorul foilor de catalog, notează în fiecare cerc numărul pinului corespunzător.
b. Cu ajutorul foilor de catalog, indică semnificaţia pinilor pentru fiecare circuit.
c. Explică funcţionarea fiecărui circuit.
d. Explică rolul celui de al doilea rând de inversoare de pe intrări.

Activitatea de învăţare 3.2.3 Analiza decodificatoarelor de adresă folosind programul Digital Works

Competenţa Realizează practic şi/sau prin simulare montaje cu circuite logice utilizate în automatizări.

Obiectivul/obiective vizate:

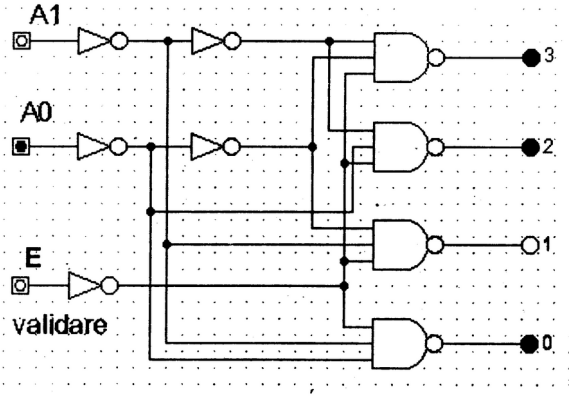
1. În urma acestei activităţi de învăţare, vei fi capabil să selectezi circuitele integrate pentru implementarea funcţiilor logice.
2. În urma acestei activităţi de învăţare, vei fi capabil să simulezi funcţionarea decodificatorului
3. În urma acestei activităţi de învăţare, vei fi capabil să descrii funcţionarea circuitelor logice combinaţionale pe baza tabelului de adevăr.

Durata: 2 ore

Tipul activităţii: Simulare

- **Activitatea se va desfăşura în laboratorul de electronică sau de informatică, astfel încât fiecare echipă să aibă acces la un calculator.**
- **Resurse:** Calculator, program de simulare **Digital Works**.
- **Organizare:** Elevii vor lucra organizaţi pe echipe.
- **Evaluare / Autoevaluare:** Referat

a. Stabilirea tabelului de adevăr pentru decodificatorul 1 din 4.



Urmează indicaţiile următoare:

- selectează, pe rând, porţile din schema de mai sus şi poziţionează-le în zona destinată circuitului;
- pentru fiecare dintre ele leagă la ambele intrări dispozitivele denumite intrări interactive; (nu uita să *legi efectiv* aceste dispozitive, folosind unealta de legături, ✎);
- la ieşirea fiecărei porţi leagă câte un led pentru a putea stabili starea sa logică; (nu uita să *legi efectiv* aceste dispozitive, folosind unealta de legături, ✎);
- fă clic pe butonul Run pentru a pomi efectiv simularea.
- transformă cursorul astfel încât să se poată comanda intrările interactive.

Comandând intrările interactive, stabileşte tabelul de adevăr:

INTRĂRI			IEŞIRI			
E	A_1	A_0	0	1	2	3
1	X	X				
0	0	0				
0	0	1				
0	1	0				
0	1	1				

Activitatea de învăţare 3.2.4 Decodificatorul binar zecimal

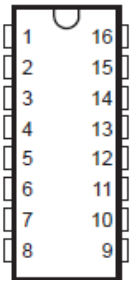
Competenţa Identifică circuitele logice integrate după criterii de clasificare
Obiectivul/obiective vizate:
1. În urma acestei activităţi de învăţare vei fi capabil să selectezi circuitele logice pentru implementarea funcţiilor logice
2. În urma acestei activităţi de învăţare vei fi capabil să identifici terminalele circuitelor integrate pe baza cataloagelor de componente.
Durata: 15 minute

Tipul activităţii: Exerciţiu

- **Activitatea se va desfăşura în laboratorul de electronică**
- **Resurse:** Fişe de lucru,foi de catalog.
- **Organizare:** Veţi lucra organizaţi în echipe.
- **Evaluare / Autoevaluare:** autoevaluare, coevaluare.

Rezolvă sarcinile de lucru de mai jos:

În figura alăturată este reprezentat un circuit integrat .



a. Cu ajutorul foilor de catalog, indică semnificaţia pinilor pentru circuitul 7442.
b. Precizează rolul acestui circuit integrat.

Activitatea de învăţare 3.2.5 Decodificatorul BCD - 7 segmente

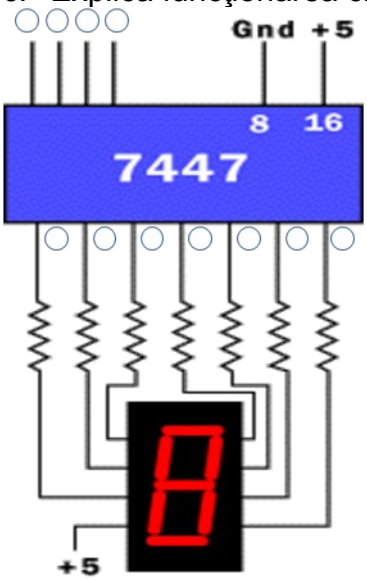
Competenţa Verifică funcţionarea circuitelor logice integrate
Obiectivul/obiective vizate:
În urma acestei activităţi de învăţare vei fi capabil să selectezi circuitele logice pentru implementarea funcţiilor logice
2. În urma acestei activităţi de învăţare vei fi capabil să identifici terminalele circuitelor integrate pe baza cataloagelor de componente.
3. În urma acestei activităţi de învăţare vei fi capabil să exemplifici aplicaţiile uzuale ale decodificatorului.
Durata: 1 oră

Tipul activităţii: Studiu de caz

- **Activitatea se va desfăşura în laboratorul de electronică**
- **Resurse:** Fişe de lucru,foi de catalog.
- **Organizare:** Veţi lucra organizaţi în echipe.
- **Evaluare / Autoevaluare:** autoevaluare, coevaluare.

Rezolvă sarcinile de lucru de mai jos:
În figura alăturată este prezentat un circuit de decodificare **BCD - 7 segmente**

a. Notează în fiecare cerc numărul pinului.
b. Indică, pe baza foilor de catalog, semnificaţia fiecărui pin.
c. Explică funcţionarea circuitului din figură.



d. Precizează, pe baza figurii alăturate, care segmente vor fi aprinse în următoarele situaţii:

-afişarea cifrei 2 :.....
-afişarea cifrei 8:.....
-afişarea cifrei 9:.....
e.Completează tabelul de mai jos:

Cifra	Codul binar	Segmentele activate
1		
2		
3		
4		
5		

6		
7		
8		
9		
0		

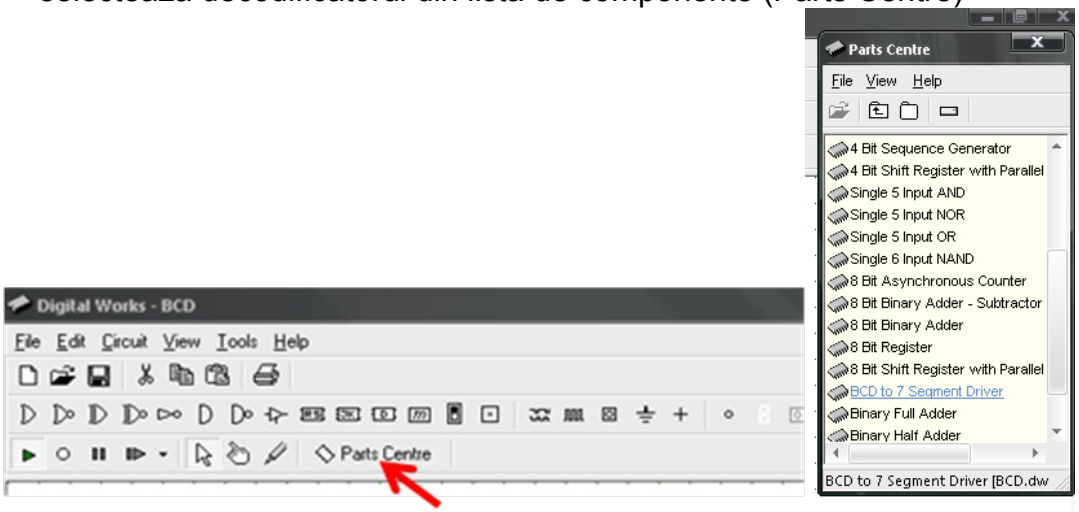
Activitatea de învăţare 3.2.6 Analiza decodificatoarelor de adresă folosind programul Digital Works

Competenţa Verifică funcţionarea circuitelor logice integrate
Obiectivul/obiective vizate:
1. În urma acestei activităţi de învăţare, vei fi capabil să selectezi circuitele integrate pentru implementarea funcţiilor logice.
2. În urma acestei activităţi de învăţare, vei fi capabil să simulezi funcţionarea decodificatorului BCD – 7 segmente
3. În urma acestei activităţi de învăţare, vei fi capabil să verifici funcţionarea decodificatorului BCD – 7 segmente.
4. În urma acestei activităţi de învăţare, vei fi capabil să identifici defectele în funcţionarea decodificatorului BCD – 7 segmente.
Durata: 1 oră

Tipul activităţii: Simulare

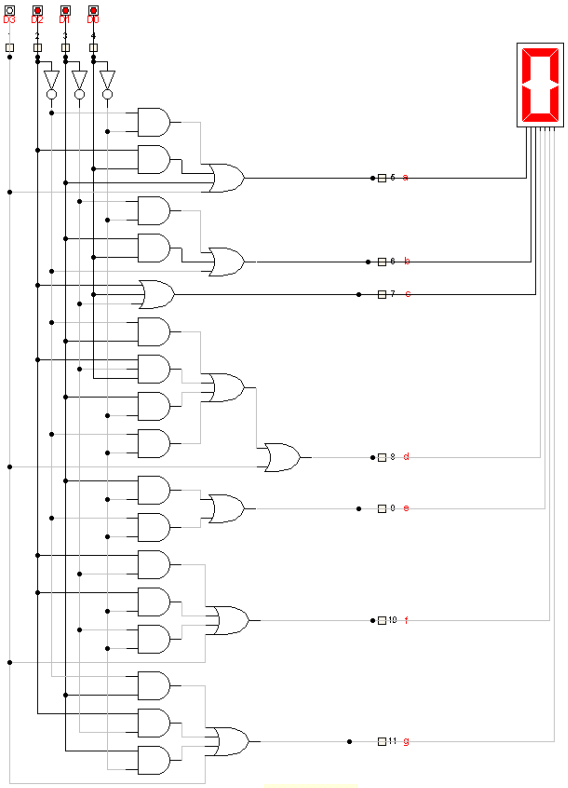
- **Activitatea se va desfăşura în laboratorul de electronică sau de informatică, astfel încât fiecare echipă să aibă acces la un calculator.**
- **Resurse:** Calculator, program de simulare **Digital Works**.
- **Organizare:** Elevii vor lucra organizaţi pe echipe.
- **Evaluare / Autoevaluare:** Referat

•
Implementează decodificatorul BCD – 7 segmente.
Urmează indicaţiile următoare:
• selectează decodificatorul din lista de componente (Parts Centre)

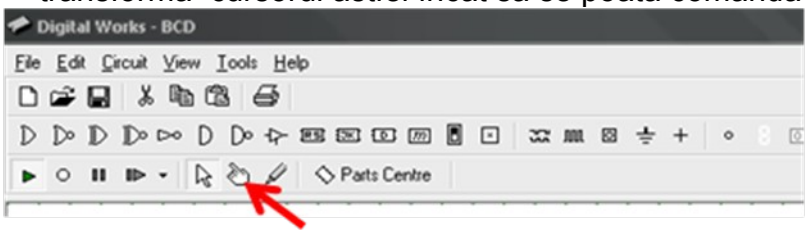

Digital Works - BCD
File Edit Circuit View Tools Help
Parts Centre
Parts Centre
File View Help
4 Bit Sequence Generator
4 Bit Shift Register with Parallel
Single 5 Input AND
Single 5 Input NOR
Single 5 Input OR
Single 6 Input NAND
8 Bit Asynchronous Counter
8 Bit Binary Adder - Subtractor
8 Bit Binary Adder
8 Bit Register
8 Bit Shift Register with Parallel
BCD to 7 Segment Driver
Binary Full Adder
Binary Half Adder
BCD to 7 Segment Driver [BCD.dw

• Selectează din bara de instrumente dispay-ul cu 7 segmente.
• leagă la intrările decodificatorului dispozitivele denumite intrări interactive; (nu uita să *legi efectiv* aceste dispozitive, folosind unealta de legături, ✎);
• leagă ieşirile decodificatorului la display-ul cu 7 segmente; (nu uita să *legi efectiv* aceste dispozitive, folosind unealta de legături, ✎);

Binary Coded Decimal (BCD) to 7 Segment



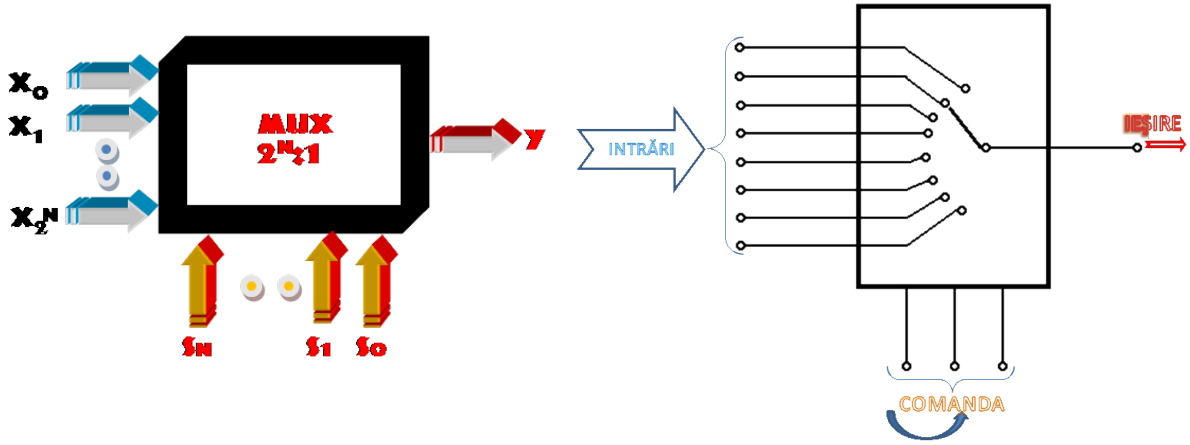
- fă clic pe butonul Run pentru a pomi efectiv simularea.
- transformă cursorul astfel încât să se poată comanda intrările interactive.



Comandând intrările interactive, urmăreşte valoarea indicată de display.
Anulează, pe rând, conexiunile dintre decodificator şi display.
Urmăreşte şi analizează comportamentul display-ului în fiecare caz în parte.

Fişa de documentare 3.3 Multiplexoare

În situaţia în care trebuie să implementăm o funcţie logică cu un număr mare de variabile, proiectarea cu porţi logice devine foarte complicată. Mai mult, soluţia nici nu mai este economică deoarece preţul unui circuit integrat nu creşte proporţional cu complexitatea sa, pe când cheltuielile legate de realizarea circuitului imprimat şi lipirea circuitelor cresc proporţional cu numărul de capsule utilizate.
O rezolvare elegantă este aceea care foloseşte un multiplexor (MUX) digital.
Multiplexorul este un circuit combinaţional care transmite un semnal de la o intrare selectată la o ieşire unică. Se mai numeşte circuit selector. În general, un multiplexor are 2^n intrări de date, *n* intrări de selecţie şi o ieşire. Reprezentarea simbolică este prezentată în figura de mai jos.

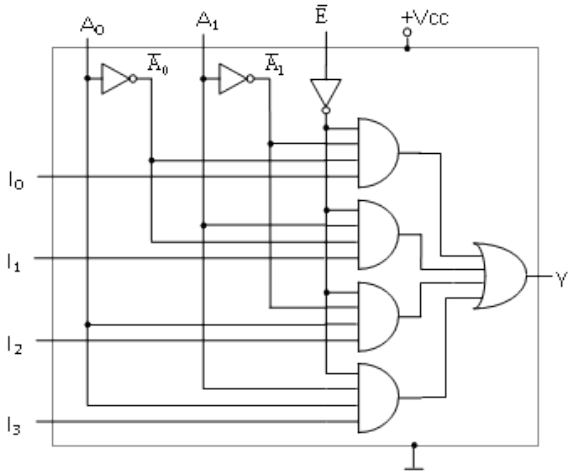


Funcţionarea sa este foarte simplă: starea ieşirii *Y* este identică cu aceea a uneia dintre intrări, intrare selectată prin liniile de adrese. Aşa cum se vede în imaginea de mai sus, multiplexorul digital funcţionează ca un fel de comutator rotativ, poziţia sa fiind determinată de liniile de adrese.

În cazul MUX-ului cu n=4 intrări (I_0, I_1, I_2, I_3), numărul liniilor de adresă este p=2 (A_0, A_1). Pornind de la definiţia multiplexorului, se construieşte tabelul de adevăr al unui MUX cu 4 intrări, se scrie forma canonică disjunctivă şi se implementează:

$\overline{E}$	A_1	A_0	I_0	I_1	I_2	I_3	Y
1	x	x	x	x	x	x	0
0	0	0	I_0	x	x	x	I_0
0	0	1	x	I_1	x	x	I_1
0	1	0	x	x	I_2	x	I_2
0	1	1	x	x	x	I_3	I_3

$$Y = E(\underbrace{\overline{A}_1\overline{A}_0 I_0}_{P_0} + \underbrace{\overline{A}_1 A_0 I_1}_{P_1} + \underbrace{A_1\overline{A}_0 I_2}_{P_2} + \underbrace{A_1 A_0 I_3}_{P_3}).$$



Observaţie: Circuitul este prevăzut şi cu o intrare de autorizare $\overline{E}$ $(\overline{ENABLE})$, activă în starea 0. Pentru $\overline{E} = 1$, indiferent de stările logice ale intrărilor şi barelor de adresă, ieşirea se fixează în 0 logic şi MUX-ul este inactivat.

Multiplexoarele integrate posedă, în general, două ieşiri complementare Y şi $\overline{Y}$, şi o intrare de validare a ieşirii sau selecţia circuitului *E* . Exemple de asemenea circuite sunt următoarele:

-74150: 16 intrări de date, o intrare de validare *E* şi o ieşire *Y* .

-74151: 8 intrări de date, o intrare de validare *E* şi două ieşiri, Y şi $\overline{Y}$.

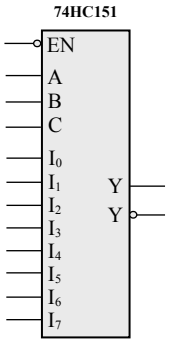
-74152: 8 intrări de date, fără intrare de validare şi o singură ieşire *Y*

-74153: 2 multiplexoare cu câte 4 intrări de date, având un cod de selecţie comun de doi biţi A_1 şi A_2.

-74157: 4 multiplexoare cu câte 2 intrări de date, având un cod de selecţie şi validare comună (o linie de selecţie *S* şi una de validare *E*), şi câte o ieşire necomplementată 1*Y*, 2*Y*, 3*Y*, 4*Y*.

-74158: circuit similar cu 74157, dar cu câte o ieşire complementată.

Funcţionarea MUX 74HC151:



- validarea MUX presupune *EN = „0”*. Dacă această condiţie nu este îndeplinită, ieşirea este pe „0” indiferent de codul de selecţie *A*, *B*, *C.*

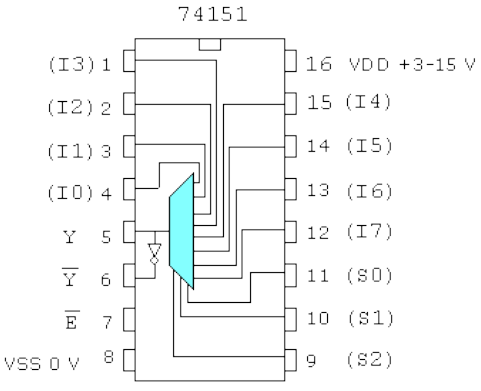
- dacă MUX este validat (*EN = „0”*), la ieşirea *Y* se vor regăsi datele prezente la intrarea selectată de către codul de selecţie.

Ecuaţia care descrie funcţionarea MUX 74HC151 este:

$$Y = \overline{EN} \cdot [I_0 \cdot (\overline{A} \cdot \overline{B} \cdot \overline{C}) + I_1 (A \cdot \overline{B} \cdot \overline{C}) + I_2 (\overline{A} \cdot B \cdot \overline{C}) + I_3 (A \cdot B \cdot \overline{C}) +$$
$$+ I_4 (\overline{A} \cdot \overline{B} \cdot C) + I_5 (A \cdot \overline{B} \cdot C) + I_6 (\overline{A} \cdot B \cdot C) + I_7 (A \cdot B \cdot C)]$$

sau:

$$Y = \overline{EN} \cdot (I_0 \cdot P_0^{'} + I_1 \cdot P_1^{'} + I_2 \cdot P_2^{'} + I_3 \cdot P_3^{'} + I_4 \cdot P_4^{'} + I_5 \cdot P_5^{'} + I_6 \cdot P_6^{'} + I_7 \cdot P_7^{'})$$



Multiplexoarele au diverse utilizări:
-Pentru comutarea mai multor surse de informaţie către o singură destinaţie;
-Pentru realizarea magistralelor de transmitere a informaţiilor;
-Pentru conversia paralel-serie a datelor, aplicând datele în paralel la intrările de date şi modificând succesiv codul de selecţie;
-Pentru implementarea circuitelor combinaţionale.

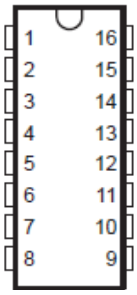
Activitatea de învăţare 3.3.1 Multiplexoare 1

Competenţa Identifică circuitele logice integrate după criterii de clasificare
Obiectivul/obiective vizate:
1. În urma acestei activităţi de învăţare vei fi capabil să selectezi circuitele logice pentru implementarea funcţiilor logice
2. În urma acestei activităţi de învăţare vei fi capabil să identifici terminalele circuitelor integrate pe baza cataloagelor de componente.
Durata: 30 minute

Tipul activităţii: Studiu de caz

- **Activitatea se va desfăşura în laboratorul de electronică**
- **Resurse:** Fişe de lucru,foi de catalog.
- **Organizare:** Veţi lucra organizaţi în echipe.
- **Evaluare / Autoevaluare:** autoevaluare, coevaluare.

Rezolvă sarcinile de lucru de mai jos:
În figura de mai jos este reprezentat un circuit integrat .



a. Cu ajutorul foilor de catalog, indică semnificaţia pinilor pentru circuitul 74153.
b. Cu ajutorul foilor de catalog, indică semnificaţia pinilor pentru circuitul 74157.
c. Identifică deosebirile dintre cele două tipuri de multiplexoare.

Activitatea de învăţare 3.3.2 Multiplexoare 2

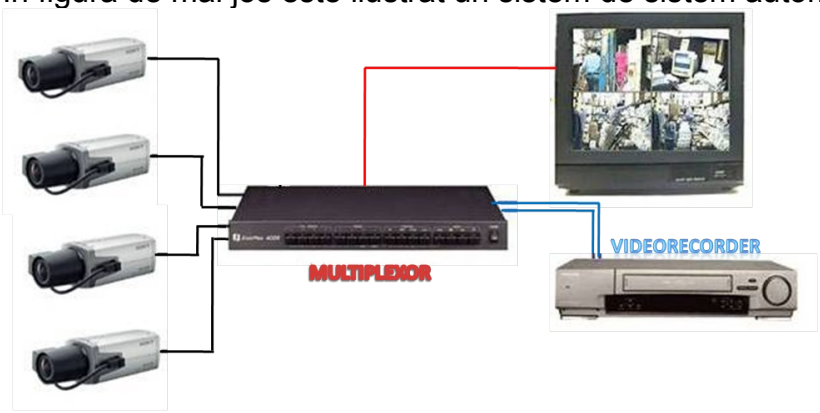
Competenţa Verifică funcţionarea circuitelor logice integrate
Obiectivul/obiective vizate:
1. În urma acestei activităţi de învăţare vei fi capabil să exemplifici aplicaţiile uzuale ale multiplexorului.
Durata: 15minute

Tipul activităţii: Problematizarea

- **Activitatea se va desfăşura în laboratorul de electronică**
- **Resurse:** Fişe de lucru,diferite surse de documentare.
- **Organizare:** Vei lucra organizaţi în echipe.
- **Evaluare / Autoevaluare:** autoevaluare, coevaluare.

Rezolvă sarcinile de lucru de mai jos:

În figura de mai jos este ilustrat un sistem de sistem automatizat de supraveghere.



a. Notează, pe figură, sensul semnalelor.
b. Explică rolul multiplexorului.

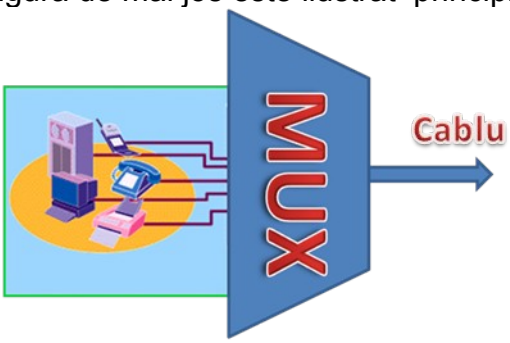
Activitatea de învăţare 3.3.3 Multiplexoare 3

Competenţa Verifică funcţionarea circuitelor logice integrate
Obiectivul/obiective vizate:
1. În urma acestei activităţi de învăţare vei fi capabil să exemplifici aplicaţiile uzuale ale multiplexorului în automatizări.
Durata: 15minute

Tipul activităţii: Problematizarea

- **Activitatea se va desfăşura în laboratorul de electronică**
- **Resurse:** Fişe de lucru,foi de catalog.
- **Organizare:** Vei lucra organizaţi în echipe.
- **Evaluare / Autoevaluare:** autoevaluare, coevaluare.

Rezolvă sarcinile de lucru de mai jos:
Multiplexarea permite transmiterea comunicaţiilor multiple pe acelaşi canal.
În figura de mai jos este ilustrat principiul acestui tip de comunicaţii.



Explică rolul multiplexorului.

Activitatea de învăţare 3.3.4 Multiplexoare 4

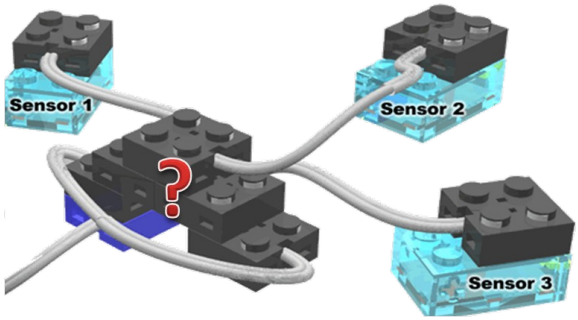
Competenţa Verifică funcţionarea circuitelor logice integrate
Obiectivul/obiective vizate:
1. În urma acestei activităţi de învăţare vei fi capabil să exemplifici aplicaţiile uzuale ale multiplexorului în automatizări.
Durata: 15minute

Tipul activităţii: Problematizarea

- **Activitatea se va desfăşura în laboratorul de electronică**
- **Resurse:** Fişe de lucru, alte surse de documentare.
- **Organizare:** Vei lucra organizaţi în echipe.
- **Evaluare / Autoevaluare:** autoevaluare, coevaluare.

Rezolvă sarcinile de lucru de mai jos:

În imaginea de mai jos este prezentat un grup de senzori utilizat într-un sistem de automatizare.



a. Precizează semnificaţia blocului notat cu „?”.
b. Precizează semnalul care lipseşte din imagine, pentru a se asigura o funcţionare corectă.

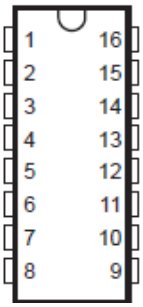
Activitatea de învăţare 3.3.5 Multiplexoare 5

Competenţa Identifică circuitele logice integrate după criterii de clasificare
Obiectivul/obiective vizate:
1. În urma acestei activităţi de învăţare vei fi capabil să selectezi circuitele logice pentru implementarea funcţiilor logice
2. În urma acestei activităţi de învăţare vei fi capabil să identifici terminalele circuitelor integrate pe baza cataloagelor de componente.
Durata: 15 minute

Tipul activităţii: Studiu de caz

- **Activitatea se va desfăşura în laboratorul de electronică**
- **Resurse:** Fişe de lucru,foi de catalog.
- **Organizare:** Veţi lucra organizaţi în echipe.
- **Evaluare / Autoevaluare:** autoevaluare, coevaluare.

Rezolvă sarcinile de lucru de mai jos:



În figura alăturată este reprezentat un circuit integrat .

a. Cu ajutorul foilor de catalog, indică semnificaţia pinilor pentru circuitul 74153.
b. Cu ajutorul foilor de catalog, indică semnificaţia pinilor pentru circuitul 74157.
c. Identifică deosebirile dintre cele două tipuri de multiplexoare.

Activitatea de învăţare 3.3.6 Multiplexoare 6

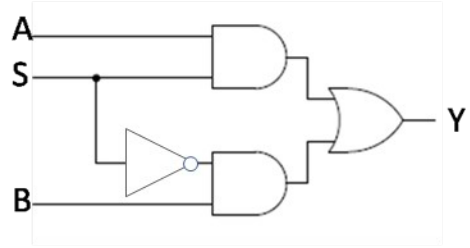
Competenţa Verifică funcţionarea circuitelor logice integrate
Obiectivul/obiective vizate:
În urma acestei activităţi de învăţare vei fi capabil să descrii funcţionarea multiplexorului.
Durata: 15minute

Tipul activităţii: Exerciţiu

- **Activitatea se va desfăşura în laboratorul de electronică**
- **Resurse:** Fişe de lucru.
- **Organizare:** Vei lucra organizaţi în echipe.
- **Evaluare / Autoevaluare:** autoevaluare, coevaluare.

Rezolvă sarcinile de lucru de mai jos:

În figura de mai jos este prezentat un multiplexor 2:1.



Determină starea logică a intrării de selecţie care va determina selectarea, la ieşire, a intrării A, respectiv selectarea intrării B.

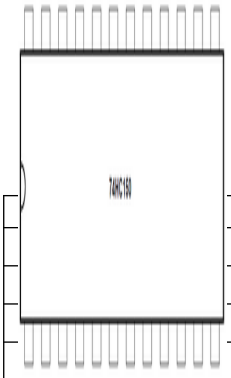
Activitatea de învăţare 3.3.7 Multiplexoare 7

Competenţa Identifică circuitele logice integrate după criterii de clasificare
Obiectivul/obiective vizate:
1. În urma acestei activităţi de învăţare vei fi capabil să selectezi circuitele logice pentru implementarea funcţiilor logice
2. În urma acestei activităţi de învăţare vei fi capabil să identifici terminalele circuitelor integrate pe baza cataloagelor de componente.
Durata: 30 minute

Tipul activităţii: Studiu de caz

- **Activitatea se va desfăşura în laboratorul de electronică**
- **Resurse:** Fişe de lucru,foi de catalog.
- **Organizare:** Vei lucra organizaţi în echipe.
- **Evaluare / Autoevaluare:** autoevaluare, coevaluare.

Rezolvă sarcinile de lucru de mai jos:



În figura alăturată este prezentat multiplexorul CMOS de mare viteză 74HC150 (compatibil TTL).
Circuitul integrat este disponibil în capsulă dual in line cu 24 de pini.
a. Cu ajutorul foilor de catalog, identifică tipul multiplexorului.
b.Cu ajutorul foilor de catalog, identifică semnificaţia pinilor pentru acest circuit integrat şi notează-le pe figură.
Completează tabelul de mai jos:

		Semnificaţie	Observaţii
6.			
7.			
8.			
9.			
10.			
11.			
12.			
13.			
14.			
15.			
16.			
17.			
18.			
19.			
20.			
21.			
22.			
23.			
24.			

Precizează pinii corespunzători liniilor de selecţie şi pinul corespunzător ieşirii.

Activitatea de învăţare 3.3.8 Multiplexoare 8

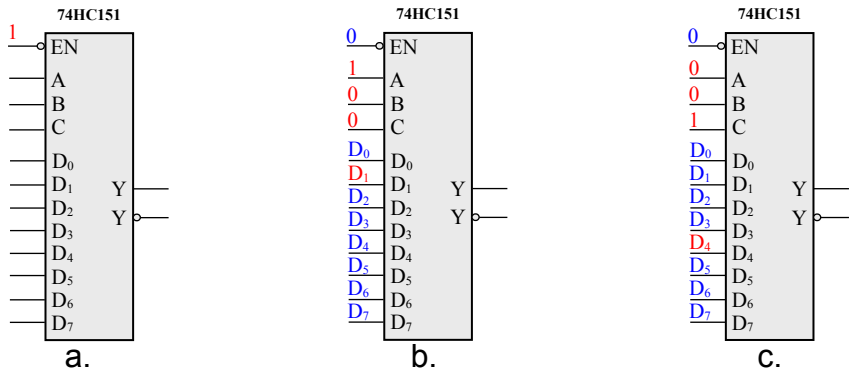
Competenţa Verifică funcţionarea circuitelor logice integrate
Obiectivul/obiective vizate:
În urma acestei activităţi de învăţare vei fi capabil să descrii funcţionarea multiplexorului.
Durata: 30 minute

Tipul activităţii: Exerciţiu

- **Activitatea se va desfăşura în laboratorul de electronică**
- **Resurse:** Fişe de lucru,foi de catalog.
- **Organizare:** Vei lucra organizaţi în echipe.
- **Evaluare / Autoevaluare:** autoevaluare, coevaluare.

Rezolvă sarcinile de lucru de mai jos:

Se consideră circuitul integrat 74HC151.
Exprimă funcţia logică care descrie funcţionarea multiplexorului.
Precizează valoarea funcţiei de ieşire în următoare situaţii:



Activitatea de învăţare 3.3.9 Extinderea capacităţii de multiplexare 1

Competenţa Verifică funcţionarea circuitelor logice integrate
Obiectivul/obiective vizate:
1. În urma acestei activităţi de învăţare vei fi capabil să exemplifici aplicaţiile uzuale ale multiplexorului în automatizări.
Durata: 30 minute

Tipul activităţii: Exerciţiu

- **Activitatea se va desfăşura în laboratorul de electronică**
- **Resurse:** Fişe de lucru, foi de catalog.
- **Organizare:** Vei lucra organizaţi în echipe.
- **Evaluare / Autoevaluare:** autoevaluare, coevaluare.

Rezolvă sarcinile de lucru de mai jos:

Folosind multiplexoare cu 2 canale de intrare realizează un **multiplexo**r cu 4 canale de intrare.

Activitatea de învăţare 3.3.10 Extinderea capacităţii de multiplexare 2

Competenţa Verifică funcţionarea circuitelor logice integrate
Obiectivul/obiective vizate:
1. În urma acestei activităţi de învăţare vei fi capabil să exemplifici aplicaţiile uzuale ale multiplexorului în automatizări.
Durata: 1 oră

Tipul activităţii: Exerciţiu

- **Activitatea se va desfăşura în laboratorul de electronică**
- **Resurse:** Fişe de lucru,foi de catalog.
- **Organizare:** Vei lucra organizaţi în echipe.
- **Evaluare / Autoevaluare:** autoevaluare, coevaluare.

Rezolvă sarcinile de lucru de mai jos:

Folosind multiplexoare 74HC151 şi porţi ŞI-NU cu două intrări realizează un MUX cu 16 canale de intrare.

Activitatea de învăţare 3.3.11 Implementarea funcţiilor logice cu ajutorul multiplexoarelor

Competenţa Verifică funcţionarea circuitelor logice integrate

Obiectivul/obiective vizate:

În urma acestei activităţi de învăţare vei fi capabil să selectezi circuitele logice pentru implementarea funcţiilor logice

Durata: 1 oră

Tipul activităţii: Studiu de caz

- **Activitatea se va desfăşura în laboratorul de electronică**
- **Resurse:** Fişe de lucru,foi de catalog, flipchart.
- **Organizare:** Vei lucra organizaţi în echipe.
- **Evaluare / Autoevaluare:** autoevaluare, coevaluare.

Rezolvă sarcinile de lucru de mai jos:

a	b	c	f
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

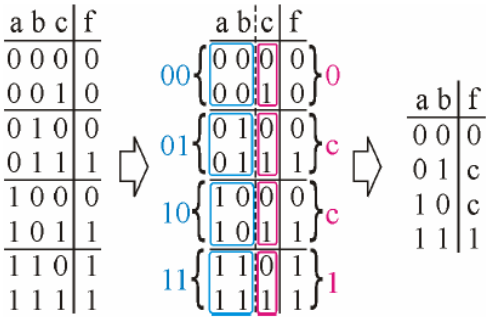
Implementează funcţia exprimată prin tabelul de adevăr de mai jos în următoarele condiţii:

a. Cu 1 multiplexor cu 8bintrări.
b. Cu 1 multiplexor cu 4 intrări.
c. Cu 1 multiplexor cu 2 intrări.

Indicaţii:

a. se compară numărul liniilor din tabelul de adevăr cu numărul intrărilor de date ale multiplexorului cu care se va implementa funcţia. Dacă multiplexorul este un MUX8:1, iar funcţia este dată prin tabelul de mai sus, atunci numărul intrărilor de date este egal cu numărul liniilor din tabel. În acest caz variabilele *a*, *b* şi *c* pot fi considerate adrese, iar funcţia se implementează prin simpla selecţie a uneia dintre intrări.

b. Dacă numărul intrărilor disponibile la multiplexorul disponibil este mai mic decât numărul liniilor de tabel, atunci se restrânge tabelul astfel încât să "încapă" în multiplexor. Considerând tabelul de adevăr de mai sus şi implementarea cu MUX4:1 atunci se observă că, pentru a face tabelul să încapă în MUX, este necesar să se grupeze rândurile tabelului câte două.

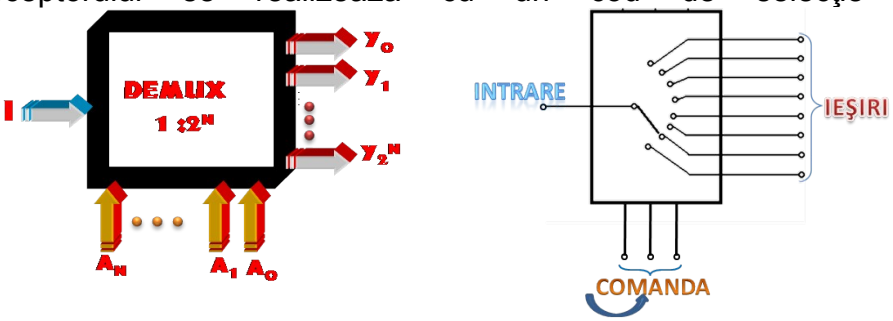


c. Pentru implementarea cu MUX2:1 restrângerea se face astfel încât tabelul rezultat să aibă 2 rânduri. Acest lucru este posibil dacă se grupează rândurile tabelului câte 4. Se vor folosi şi porţi logice suplimentare.

Clasa se va împărţi în echipe. Fiecare echipă va implementa funcţia în una dintre situaţiile propuse. După 45 de minute, grupurile se vor reuni, fiecare echipă îşi va prezenta soluţia propusă. Se vor analiza rezultatele si se vor trage concluziile.

Fişa de documentare 3.4 Demultiplexoare

Demultiplexoarele (DMUX) sunt circuite logice combinaţionale care asigură transmiterea datelor de la o singură sursă de date la *m* receptoare succesive. Selecţia receptorului se realizează cu un cod de selecţie de *n* biţi ($m=2^n$).



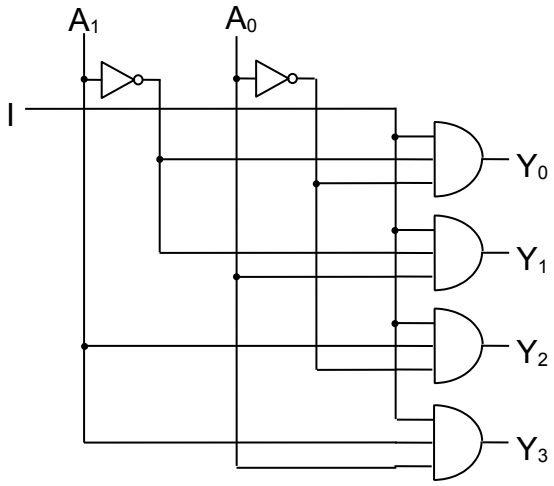
Demultiplexarea este operaţia inversă multiplexării.
Pornind de la definiţia demultiplexorului, se construieşte tabelul de adevăr al unui DEMUX cu 4 ieşiri, se scrie forma canonică disjunctivă şi se implementează:
Circuitul de demultiplexare cu m=4 ieşiri (Y_0,Y_1, Y_2, Y_3), are n=2 linii de adresă (A_0,A_1).

A_1	A_0	I	Y_0	Y_1	Y_2	Y_3
0	0	I	I	0	0	0
0	1	I	0	I	0	0
1	0	I	0	0	I	0
1	1	I	0	0	0	I

Pornind de la tabelul de funcţionare al unui astfel de circuit, se deduc funcţiile de ieşire:

$$Y_0 = I \cdot \overline{A_1}\,\overline{A_0}, \quad Y_1 = I \cdot \overline{A_1} A_0, \quad Y_2 = I \cdot A_1 \overline{A_0}, \quad Y_3 = I \cdot A_1 A_0,$$

şi se obţine varianta de implementare din figura de mai jos:



O analiză atentă a schemei demultiplexorului arăta că ea este identică cu aceea a unui decodor cu o intrare de validare. Pentru a fi folosit ca demultiplexor, intrările decodorului sunt folosite ca intrări de selecţie, iar intrarea de validare este folosită ca intrare de date.

Nu se fabrică circuite integrate demultiplexoare. Pe post de demultiplexoare se poate folosi orice decodificator care are o intrare de validare. Dacă aceasta este activă pe „0” se obţine un demultiplexor neinversor iar dacă este activă pe „1” se obţine un demultiplexor inversor.

Pentru că pot fi folosite în ambele scopuri, circuitele integrate de acest tip sunt denumite DECODOARE/ DEMULTIPLEXOARE.

Activitatea de învăţare 3.4.1 Demultiplexoare 1

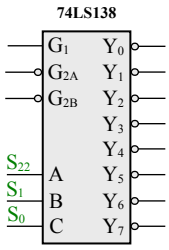
Competenţa Verifică funcţionarea circuitelor logice integrate
Obiectivul/obiective vizate:
1. În urma acestei activităţi de învăţare vei fi capabil să selectezi circuitele logice pentru implementarea funcţiilor logice

Durata: 30 minute

Tipul activităţii: Studiu de caz

- **Activitatea se va desfăşura în laboratorul de electronică**
- **Resurse:** Fişe de lucru,foi de catalog.
- **Organizare:** Vei lucra organizaţi în echipe.
- **Evaluare / Autoevaluare:** autoevaluare, coevaluare.

Rezolvă sarcinile de lucru de mai jos:
Analizează utilizarea DCD 74LS138 pe post de demultiplexor în următoarele moduri:



a. intrarea de date (D_i) este o intrare de validare activă pe „0” (G_{2A} sau G_{2B}).

b. dacă intrarea de date (D_i) este o intrare de validare activă pe „1” (G_1).

Indică stările logice ale celorlalte intrări de validare, pentru ca demultiplexorul să funcţioneze corect.

Pentru fiecare din situaţiile de mai sus, determină ieşirea care va fi selectată în cazul în care codul de selecţie este S_2 S_1 S_0 =110.

Clasa se va împărţi în echipe. Fiecare echipă va analiza una dintre situaţiile propuse. După 20 de minute, grupurile se vor reuni, fiecare echipă îşi va prezenta soluţia. Se vor analiza rezultatele si se vor trage concluziile.

Activitatea de învăţare 3.4.2 Utilizările demultiplexoarelor în sisteme de automatizări

Competenţa Verifică funcţionarea circuitelor logice integrate
Obiectivul/obiective vizate:
1.În urma acestei activităţi de învăţare vei fi capabil să selectezi circuitele logice pentru implementarea funcţiilor logice
2. În urma acestei activităţi de învăţare vei fi capabil să exemplifici aplicaţiile uzuale ale multiplexorului şi demultiplexorului în automatizări.

Durata: 1 oră.

Tipul activităţii: Miniproiect

- **Activitatea se va desfăşura în laboratorul de electronică**
- **Resurse:** Fişe de lucru,foi de catalog.
- **Organizare:** Vei lucra organizaţi în echipe.
- **Evaluare / Autoevaluare:** autoevaluare, coevaluare.

Rezolvă sarcinile de lucru de mai jos:

Implementează un sistem de automatizare care să dirijeze trenurile la intrarea, respectiv la ieşirea dintr-o gară.
Trenurile circulă pe o singură linie, iar gara este prevăzută cu patru linii.

Activitatea de învăţare 3.4.3 Extinderea capacităţii de demultiplexare

Competenţa Verifică funcţionarea circuitelor logice integrate
Obiectivul/obiective vizate:
În urma acestei activităţi de învăţare vei fi capabil să selectezi circuitele logice pentru implementarea funcţiilor logice
Durata: 1 oră.

Tipul activităţii: Miniproiect

- **Activitatea se va desfăşura în laboratorul de electronică**
- **Resurse:** Fişe de lucru,foi de catalog.
- **Organizare:** Vei lucra organizaţi în echipe.
- **Evaluare / Autoevaluare:** autoevaluare, coevaluare.

Rezolvă sarcinile de lucru de mai jos:

Realizează un demultiplexor cu 16 linii de ieşire folosind circuite 74LS138.

Indicaţii: Deoarece un circuit 74LS138 are 8 linii de ieşire, pentru obţinerea circuitului solicitat, cu 16 linii de ieşire, trebuie folosite 2 asemenea circuite. Pentru selectarea celor 16 linii de ieşire trebuie utilizat un cod de selecţie având patru biţi *A*, *B*, *C* şi *D*.

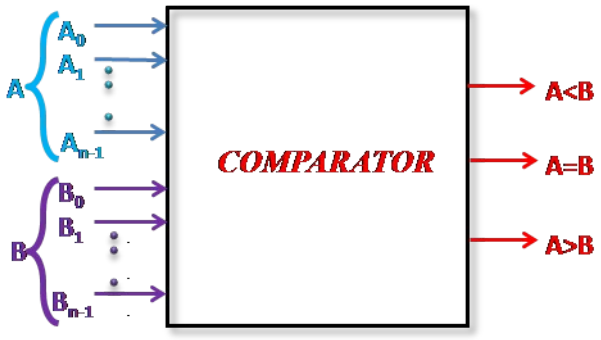
Desenează cele două circuite şi notează cele 16 linii de ieşire cu:

- Y_0, Y_1, …, Y_7 (ce corespund liniilor Y_0, Y_1, …, Y_7 ale decodificatorului notat cu 0);
- Y_8, Y_9, …, Y_{15} (ce corespund liniilor Y_0, Y_1, …, Y_7 ale decodificatorului notat cu 1).

completează tabelul de adevăr, începând cu DCD-ul validat şi linia de ieşire activă. Pentru fiecare linie de ieşire activă se determină codul de selecţie. Se observă că validarea DCD-ului 0 trebuie realizată dacă intrarea de selecţie *D* = *„0”* iar a DCD-ului 1 dacă *D* = *„1”*

Fişa de documentare 3.5 Comparatorul digital

Comparatorul digital este circuitul logic combinaţional care realizează determinarea valorii relative a două numere binare A şi B. Mărimile de intrare ale comparatorului sunt cei n biţi ai fiecăruia dintre cele două numere, iar cele trei ieşiri au rolul de a indica una dintre relaţiile A = B, A < B, A > B care este adevărată.



Comparatorul digital de un bit

În figura de mai jos este prezentat comparatorul de 1 bit:

Pentru compararea celor două numere de câte un bit fiecare, se definesc următoarele funcţii:

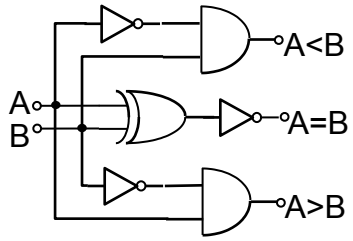
- funcţia de inferioritate, $f_i = \overline{A}B$, care ia valoarea logică 1 numai când A<B, adică atunci când A=0 şi B=1;
- funcţia de egalitate, $f_e = \overline{A \oplus B}$, care ia valoarea logică 1 numai când A=B, adică fie A=B=0, fie A=B=1 logic;
- funcţia de superioritate, $f_s = A\overline{B}$, care ia valoarea logică 1 numai când A>B, adică atunci când A=1 şi B=0.

Sintetic, se poate scrie: $\begin{cases} \overline{A}B = 1 & \text{pentru } A < B; \\ \overline{A \oplus B} = 1 & \text{pentru } A = B; \\ A\overline{B} = 1 & \text{pentru } A > B. \end{cases}$

Aceste relaţii ne ajută să construim tabelul de adevăr al comparatorului de 1 bit:

A	***B***	$\overline{A}B$	$\overline{A \oplus B}$	$A\overline{B}$
0	0	0	1	0
0	1	1	0	0
1	0	0	0	1
1	1	0	1	0
		A<B	A=B	A>B

Pornind de la tabelul de adevăr, în care coloanele 3, 4 şi 5 reprezintă ieşirile comparatorului de 1 bit pentru cele 3 situaţii posibile rezultate în urma comparării, se obţine varianta de implementare din figura de mai jos:



Comparatorul de 4 biţi

Comparatorul de 4 biţi se poate obţine prin interconectarea a patru comparatoare de un bit.
Cele două numere de câte 4 biţi fiecare se pot scrie astfel:

$A = 2^3A_3+2^2A_2+2^1A_1+2^0A_0$;
$B = 2^3B_3+2^2B_2+2^1B_1+2^0B_0$.

Procesul comparării începe cu biţii cei mai semnificativi.

Astfel, pentru a avea A<B este necesar ca:

sau $A_3 < B_3$,
sau $A_3 = B_3$ şi $A_2 < B_2$,
sau $A_3 = B_3$ şi $A_2 = B_2$ şi $A_1 < B_1$,
sau $A_3 = B_3$ şi $A_2 = B_2$ şi $A_1 = B_1$ şi $A_0 < B_0$.

Rezultă funcţia:

$$F_i = f_{i3} +f_{e3}f_{i2}+f_{e3}f_{e2}f_{i1}+f_{e3}f_{e2}f_{e1}f_{i0}. \quad (1)$$

Pentru A = B este necesar ca:

$A_3 = B_3$ şi $A_2 = B_2$ şi $A_1 = B_1$ şi $A_0 = B_0$.

Rezultă funcţia:

$$F_e = f_{e3}f_{e2}f_{e1}f_{e0}. \quad (2)$$

Pentru A > B este necesar ca:

sau $A_3 > B_3$,
sau $A_3 = B_3$ şi $A_2 > B_2$,
sau $A_3 = B_3$ şi $A_2 = B_2$ şi $A_1 > B_1$,
sau $A_3 = B_3$ şi $A_2 = B_2$ şi $A_1 = B_1$ şi $A_0 > B_0$.

Rezultă funcţia:

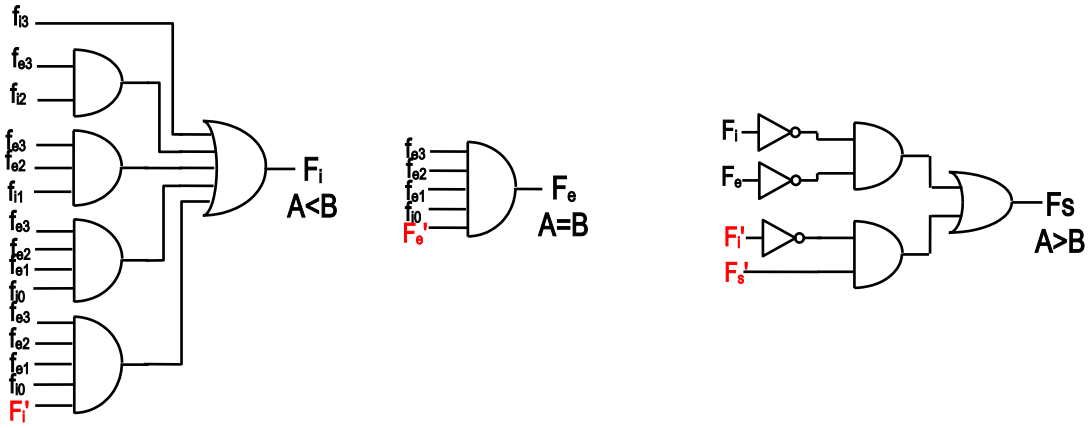
$$Fs = f_{s3}+f_{e3}f_{s2}+f_{e3}f_{e2}f_{s1}+f_{e3}f_{e2}f_{e1}f_{s0}. \quad (3)$$

Întrucât relaţiile (1), (2) şi (3) nu pot fi adevărate simultan, se poate scrie că oricare din cele 3 relaţii este adevărată dacă celelalte două sunt false:

$$Fi = \overline{F}e \cdot \overline{F}s;$$

$$Fe = \overline{F}i \cdot \overline{F}s; \qquad Fs = \overline{F}i \cdot \overline{F}e.$$

Comparatorul de 4 biţi se obţine prin implementarea funcţiilor de mai sus.

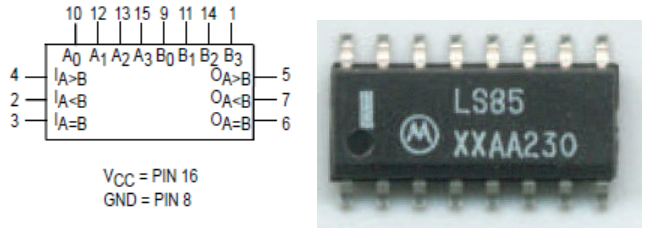


a. b. c.

În figura de mai sus este prezentată implementarea funcţiilor F_i, (fig. a.), şi F_e, (fig. b.), cu observaţia că circuitul corespunzător lui F_s poate fi realizat de maniera din (fig. c.), evident cu alte mărimi de intrare, sau de maniera din (fig. a.).

Fi', Fe' şi Fs' sunt intrări de extensie la care se conectează ieşirile comparatorului de 4 biţi de rang inferior.

Circuitul integrat care implementează a comparatorul digital de 4 biţi este SN 7485, a cărui schemă este prezentată în figura de mai jos.



Activitatea de învăţare 3.5.1 Comparatorul digital

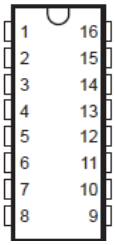
Competenţa Identifică circuitele logice integrate după criterii de clasificare
Obiectivul/obiective vizate:
1. În urma acestei activităţi de învăţare vei fi capabil să selectezi circuitele logice pentru implementarea funcţiilor logice
2. În urma acestei activităţi de învăţare vei fi capabil să identifici terminalele circuitelor integrate pe baza cataloagelor de componente.
Durata: 30 minute

Tipul activităţii: Exerciţiu

- **Activitatea se va desfăşura în laboratorul de electronică**
- **Resurse:** Fişe de lucru,foi de catalog.
- **Organizare:** Vei lucra organizaţi în echipe.
- **Evaluare / Autoevaluare:** autoevaluare, coevaluare.

Rezolvă sarcinile de lucru de mai jos:

În figura de mai jos este reprezentat un circuit integrat .



a. Cu ajutorul foilor de catalog, indică semnificaţia pinilor pentru circuitul 7485.
b. Identifică tipul circuitului.
c. Grupează pinii, completând tabelul de mai jos:

Pini de intrare		Pini de ieşire		Pini de extensie		Pin de alimentare		Pin de masă	
Nr. Pin	Semnificație	Nr. Pin	Semnificație	Nr. Pin	Semnificație	Nr. Pin	Semnificație	Nr. Pin	Semnificație

Activitatea de învăţare 3.5.2 Analiza comparatorului digital folosind programul Digital Works

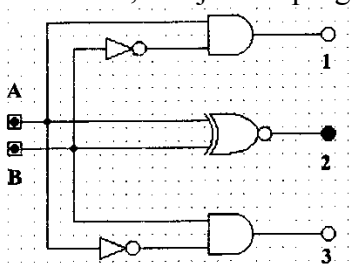
Competenţa: Realizează circuite electronice cu componente analogice, practic şi/sau prin simulare computerizată.
Obiectivul/obiective vizate:
1.În urma acestei activităţi de învăţare, vei fi capabil să selectezi circuitele integrate pentru implementarea funcţiilor logice.
2. În urma acestei activităţi de învăţare, vei fi capabil să simulezi comparatorului digital.
3. În urma acestei activităţi de învăţare, vei fi capabil să verifici funcţionarea comparatorului digital.
Durata: 1 oră

Tipul activităţii: Simulare

- **Activitatea se va desfăşura în laboratorul de electronică sau de informatică, astfel încât fiecare echipă să aibă acces la un calculator.**
- **Resurse:** Calculator, program de simulare **Digital Works**.
- **Organizare:** Elevii vor lucra organizaţi pe echipe.
- **Evaluare / Autoevaluare:** Referat

Implementează comparatorul digital.

Urmează indicaţiile următoare:
Realizează, cu ajutorul programului, următoarea schemă cu porţi logice:



- poziţionează porţile logice, led-urile şi intrările interactive;
- realizează legăturile folosind unealta pentru legături, ;
- efectuează clic pe butonul Run pentru a pomi simularea;
- transformă cursorul astfel încât să se poată comanda intrările interactive;
- stabileşte la intrare toate combinaţiile posibile şi notează de fiecare dată starea celor trei ieşiri, notate 1, 2 şi 3;
- stabileşte care dintre ieşiri reprezintă A<B, A>B şi A=B.

Activitatea de învăţare 3.5.3 Extinderea capacităţii comparatorul digital

Competenţa Verifică funcţionarea circuitelor logice integrate
Obiectivul/obiective vizate:
În urma acestei activităţi de învăţare vei fi capabil să selectezi circuitele logice pentru implementarea funcţiilor logice
Durata: 30 minute

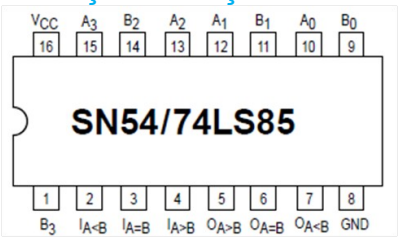
Tipul activităţii: Miniproiect

- **Activitatea se va desfăşura în laboratorul de electronică**
- **Resurse:** Fişe de lucru,foi de catalog.
- **Organizare:** Vei lucra organizaţi în echipe.
- **Evaluare / Autoevaluare:** autoevaluare, coevaluare.

Rezolvă sarcinile de lucru de mai jos:

Proiectează un comparator digital de 8 biţi.

Indicaţii: Foloseşte două circuite integrate 74LS85.

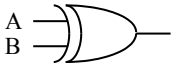


Conectează la +V_{CC} (1 logic), intrarea corespunzătoare funcţiei de egalitate, A=B, a primului circuit, simulând astfel egalitatea biţilor de rang inferior care de fapt nu există. Conectează la masă intrările corespunzătoare funcţiilor de inferioritate (A<B) şi superioritate (A>B), simulând absenţa oricărei inegalităţi provenite de la rangul inferior.

Fişa de documentare 3.6 Detectorul de paritate

Detectorul de paritate este un circuit logic combinaţional care are rolul de a determina *paritatea* sau *imparitatea* numărului de variabile de intrare egale cu 1 logic.

Implementarea detectorului de paritate se bazează pe proprietăţile funcţiei SAU-EXCLUSIV (XOR).



$$Y = A \oplus B = \overline{A}B + A\overline{B}$$

Activitatea de învăţare 3.6.1 Detectorul de paritate

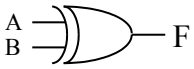
Competenţa Verifică funcţionarea circuitelor logice integrate
Obiectivul/obiective vizate:
1.În urma acestei activităţi de învăţare vei fi capabil să selectezi circuitele logice pentru implementarea funcţiilor logice.
2. În urma acestei activităţi de învăţare vei fi capabil să descrii funcţionarea circuitelor combinaţionale pe baza tabelului de adevăr.
Durata: 30 minute

Tipul activităţii: Exerciţiu

- **Activitatea se va desfăşura în laboratorul de electronică**
- **Resurse:** Fişe de lucru,foi de catalog.
- **Organizare:** Vei lucra organizaţi în echipe.
- **Evaluare / Autoevaluare:** autoevaluare, coevaluare.

Rezolvă sarcinile de lucru de mai jos:

Se consideră poarta SAU EXCLUSIV (XOR).



a. Construieşte tabelul de adevăr al funcţiei de mai sus.
b. Analizează starea funcţiei de ieşire, F, în situaţia în care la intrare se aplică un număr par de “1”.
c. Analizează starea funcţiei de ieşire, F, în situaţia în care la intrare se aplică un număr impar de “1”.
d. Indică concluziile pe care le sesizezi.

Activitatea de învăţare 3.6.2 Detectorul de paritate 2

Competenţa Verifică funcţionarea circuitelor logice integrate
Obiectivul/obiective vizate:
1. În urma acestei activităţi de învăţare vei fi capabil să selectezi circuitele logice pentru implementarea funcţiilor logice.
2. În urma acestei activităţi de învăţare vei fi capabil să descrii funcţionarea circuitelor combinaţionale pe baza tabelului de adevăr.
Durata: 30 minute

Tipul activităţii: Exerciţiu

- **Activitatea se va desfăşura în laboratorul de electronică**
- **Resurse:** Fişe de lucru,foi de catalog.
- **Organizare:** Vei lucra organizaţi în echipe.
- **Evaluare / Autoevaluare:** autoevaluare, coevaluare.

Rezolvă sarcinile de lucru de mai jos:

Se consideră poarta SAU EXCLUSIV (XOR).
Demonstrează următoarele proprietăţi ale acestei porţi:

a. asociativitatea funcţiei XOR: $Y = (A \oplus B) \oplus C = A \oplus (B \oplus C)$
b. oricare ar fi numărul de intrări al unei porţi XOR, ieşirea Y=1/0 dacă un număr impar/par de variabile de intrare este egal cu 1:

$$\underbrace{1 \oplus 1 \oplus \ldots \oplus 1}_{\text{nr. par de "1"}} \oplus \underbrace{0 \oplus 0 \oplus \ldots \oplus 0}_{\text{nr. oarecare de "0"}} = 0$$

$$\underbrace{1 \oplus 1 \oplus \ldots \oplus 1}_{\text{nr. impar de "1"}} \oplus \underbrace{0 \oplus 0 \oplus \ldots \oplus 0}_{\text{nr. oarecare de "0"}} = 1$$

Indicaţii: Demonstraţia se bazează pe tabelul de adevăr al funcţiei XOR.
Pentru o mai bună edificare asupra acestei proprietăţi, construieşte tabele de adevăr ale funcţiei XOR cu 3 şi 4 variabile.

Activitatea de învăţare 3.6.3 Detectorul de paritate cu 4 variabile de intrare 1

Competenţa Identifică circuitele logice integrate după criterii de clasificare
Obiectivul/obiective vizate:
1. În urma acestei activităţi de învăţare vei fi capabil să selectezi circuitele logice pentru implementarea funcţiilor logice.
2. În urma acestei activităţi de învăţare vei fi capabil să descrii funcţionarea detectorului de paritate, pe baza tabelului de adevăr.
Durata: 30 minute

Tipul activităţii: Studiu de caz

- **Activitatea se va desfăşura în laboratorul de electronică**
- **Resurse:** Fişe de lucru,foi de catalog.
- **Organizare:** Vei lucra organizaţi în echipe.
- **Evaluare / Autoevaluare:** autoevaluare, coevaluare.

Rezolvă sarcinile de lucru de mai jos:

Pe baza tabelului de adevăr pentru funcţia XOR cu 4 intrări şi aplicând proprietăţile acestei funcţii, implementează, în două variante, **detectorul de paritate** cu 4 intrări.

Indicaţii:Clasa se va împărţi într-un număr par de echipe. Jumătate din echipe vor implementa detectorul de paritate în prima variantă, iar cealaltă jumătate, va implementa cea de a doua variantă.

Var. intrare				$Y=[(A\oplus B)\oplus C]\oplus D$		
D	C	B	A	$Y_{AB}=A\oplus B$	$Y_{ABC}=Y_{AB}\oplus C$	$Y=Y_{ABC}\oplus D$
0	0	0	0			
0	0	0	1			
0	0	1	0			
0	0	1	1			
0	1	0	0			
0	1	0	1			
0	1	1	0			
0	1	1	1			
1	0	0	0			
1	0	0	1			
1	0	1	0			
1	0	1	1			
1	1	0	0			
1	1	0	1			
1	1	1	0			
1	1	1	1			

Var. intrare				$Y=(A\oplus B)\oplus(C\oplus D)$		
D	C	B	A	$Y_{AB}=A\oplus B$	$Y_{CD}=C\oplus D$	$Y=Y_{AB}\oplus Y_{CD}$
0	0	0	0			
0	0	0	1			
0	0	1	0			
0	0	1	1			
0	1	0	0			
0	1	0	1			
0	1	1	0			
0	1	1	1			
1	0	0	0			
1	0	0	1			
1	0	1	0			
1	0	1	1			
1	1	0	0			
1	1	0	1			
1	1	1	0			
1	1	1	1			

După 30 de minute, grupurile se reunesc, prezintă soluţiile şi trag concluziile.

Activitatea de învăţare 3.6.3 Detectorul de paritate cu 4 variabile de intrare 2

Competenţa Verifică funcţionarea circuitelor logice integrate
Obiectivul/obiective vizate:
1.În urma acestei activităţi de învăţare vei fi capabil să selectezi circuitele logice pentru implementarea funcţiilor logice
2. În urma acestei activităţi de învăţare vei fi capabil să exemplifici aplicaţiile uzuale ale generatorului/ detectorului de paritate în automatizări.
Durata: 2 ore

Tipul activităţii: Miniproiect

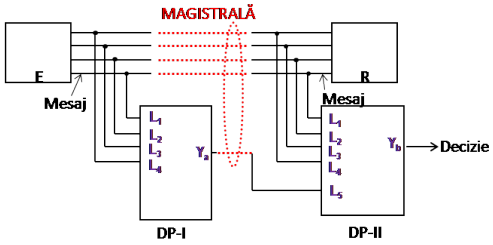
- **Activitatea se va desfăşura în laboratorul de electronică**
- **Resurse:** Fişe de lucru,foi de catalog.
- **Organizare:** Vei lucra organizaţi în echipe.
- **Evaluare / Autoevaluare:** autoevaluare, coevaluare.

Rezolvă sarcinile de lucru de mai jos:

O aplicaţie importantă a detectorului de paritate o constituie *controlul de paritate al transmisiunilor de date*, capabil să detecteze erorile de transmisie şi să declanşeze o procedură de corecţie a acestora.
În procesul transmiterii informaţiilor numerice pot apărea erori. O metodă simplă de detectare a acestora constă în utilizarea codurilor detectoare de erori (cu verificare la paritate sau imparitate). Aceste coduri se bazează pe faptul că la emisie se formează un nou cuvânt de cod prin adăugarea unui bit suplimentar la cei existenţi, astfel încât numărul de cifre de 1 din cuvântul nou format să fie par (sau impar). La recepţie se verifică paritatea sau imparitatea numărului de cifre de 1 din cuvântul recepţionat care trebuie să corespundă cu cel de la emisie.

Proiectează un sistem de transmisie de date pe 4 biţi, cu control de paritate.

Indicaţii:
În figura de mai jos este sugerată o schemă bloc unui astfel de sistem.



Considerând că informaţia care se transmite prin magistrala de date se compune din cuvinte a câte 4 biţi, fiecărui cuvânt i se adaugă la emisie (E) un al 5-lea bit de control de paritate furnizat de către un detector de paritate cu 4 intrări, DP-I. În acest mod, pe cele 4+1 linii de transmitere a informaţiei vom avea în fiecare moment câte un cuvânt de cod format din 5 biţi, în componenţa cuvântului respectiv existând întotdeauna un număr par de biţi egali cu 1 logic.
La receptorul R există un alt detector de paritate cu 5 intrări, DP-II, la ieşirea căruia se va obţine 1 logic în cazul în care transmisia de date a fost corectă (număr par de 1 logic pe cele 5 linii) şi 0 logic dacă aceasta a fost perturbată. Evident, în acest din urmă caz,

se ia decizia blocării execuţiei şi a corecţiei erorii apărute prin metode specifice, cum ar fi transmiterea repetată a informaţiei.

Activitatea de învăţare 3.6.4 Analiza generatorului/detectorului de paritate de 8 biţi folosind programul Digital Works

Competenţa Realizează practic şi/sau prin simulare montaje cu circuite logice utilizate în automatizări

Obiectivul/obiective vizate:

1. În urma acestei activităţi de învăţare, vei fi capabil să selectezi circuitele integrate pentru implementarea funcţiilor logice.
2. În urma acestei activităţi de învăţare, vei fi capabil să simulezi funcţionarea detectorului de paritate
3. În urma acestei activităţi de învăţare, vei fi capabil să verifici funcţionarea detectorului de paritate.

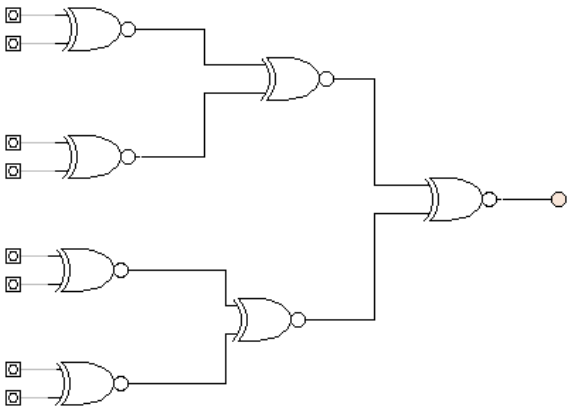
Durata: 1 oră

Tipul activităţii: Simulare

- **Activitatea se va desfăşura în laboratorul de electronică sau de informatică, astfel încât fiecare echipă să aibă acces la un calculator.**
- **Resurse:** Calculator, program de simulare **Digital Works**.
- **Organizare:** Elevii vor lucra organizaţi pe echipe.
- **Evaluare / Autoevaluare:** Referat

Implementează generatorul/detectorul de paritate de 8 biţi.

Realizează, cu ajutorul programului, următoarea schemă cu porţi logice:



- poziţionează porţile logice, led-urile şi intrările interactive;
- realizează legăturile folosind unealta pentru legături, ;
- efectuează clic pe butonul Run pentru a pomi simularea;
- transformă cursorul astfel încât să se poată comanda intrările interactive;
- stabileşte la intrare toate combinaţiile posibile şi notează de fiecare dată starea ieşirii;
- completează tabelul de adevăr al circuitului.

Analizează funcţionarea circuitului şi formulează concluziile.
Transformă circuitul astfel încât să devină generatorul/detectorul de paritate impară.
Elaborează un referat cu tema „Generatorul/detectorul de paritate de 8 biţi”

Activitatea de învăţare 3.6.5 Detectorul de paritate cu 8 variabile de intrare

Competenţa Realizează practic şi/sau prin simulare montaje cu circuite logice utilizate în automatizări

Obiectivul/obiective vizate:

1.În urma acestei activităţi de învăţare vei fi capabil să selectezi circuitele logice pentru implementarea funcţiilor logice

2. În urma acestei activităţi de învăţare vei fi capabil să identifici terminalele circuitelor integrate pe baza cataloagelor de componente.

3. În urma acestei activităţi de învăţare vei fi capabil să exemplifici aplicaţiile uzuale ale generatorului/ detectorului de paritate în automatizări.

Durata: 2 ore

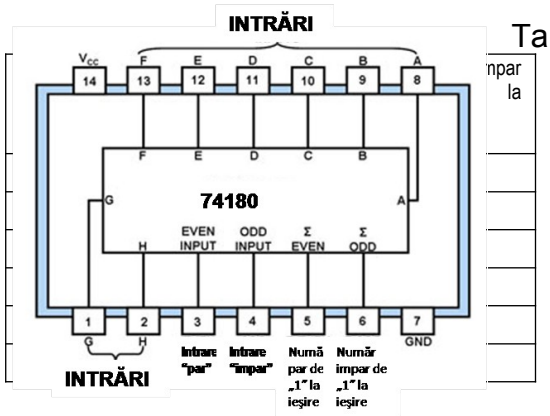
Tipul activităţii: Miniproiect

- **Activitatea se va desfăşura în laboratorul de electronică**
- **Resurse:** Fişe de lucru,foi de catalog.
- **Organizare:** Vei lucra organizaţi în echipe.
- **Evaluare / Autoevaluare:** autoevaluare, coevaluare.

Rezolvă sarcinile de lucru de mai jos:

Proiectează un sistem de comunicaţie paralelă unidirecţională pe 8 biţi, cu bit de paritate pară, care să poată semnala eventualele erori apărute la recepţie, folosind generatoare/detectoare de paritate 74180.

Indicaţii: Circuitul integrat 74180 este un generatorul/detector de paritate de 9 biţi (8 biţi de date + 1bit de paritate). Configuraţia pinilor şi tabelul de adevăr sunt prezentate în figura de mai jos.



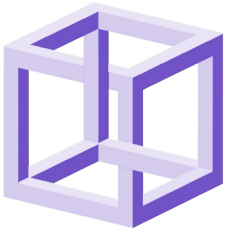
Tabel de adevăr

Intrările „par” şi „impar” se folosesc pentru generarea / detectarea parităţii pare, respectiv impare şi pentru extinderea lungimii cuvântului de date.

Pentru informaţii suplimentare, consultă foile de catalog.

Activitatea de învăţare 3.6.6 Circuitele logice combinaţionale în automatizări

Competenţa Verifică funcţionarea circuitelor logice integrate
Obiectivul/obiective vizate:
1.În urma acestei activităţi de învăţare vei fi capabil să selectezi circuitele logice pentru implementarea funcţiilor logice
2. În urma acestei activităţi de învăţare vei fi capabil să identifici terminalele circuitelor integrate pe baza cataloagelor de componente.
3. În urma acestei activităţi de învăţare vei fi capabil să exemplifici aplicaţiile uzuale ale circuitelor logice combinaţionale în automatizări.
Durata: 1 oră



Tipul activităţii: Cubul

- **Activitatea se va desfăşura în laboratorul de electronică sau în sala de clasă.**
- **Resurse:** Fişe de lucru.
- **Organizare:** Elevii se vor organiza în 6 echipe.
- **Evaluare / Autoevaluare:** coevaluare.

Folosiţi un cub care semnifică, în mod simbolic, tema ce urmează a fi explorată: Parametrii porţilor logice. Cubul are înscrise pe fiecare dintre feţele sale *Descrie, Compară, Analizează, Asociază, Aplică, Argumentează.* Pe tablă, profesorul detaliază cerinţele de pe feţele cubului cu următoarele:

- **Descrie:** circuitele logice combinaţionale tipice: codificator, decodificator, multiplexor, demultiplexor, comparator digital, detector/generator de paritate.
- **Compară**: rolul circuitelor combinaţionale tipice: codificator, decodificator, multiplexor, demultiplexor, comparator digital, detector/generator de paritate.
- **Analizează**: funcţionarea circuitelor combinaţionale tipice: codificator, decodificator, multiplexor, demultiplexor, comparator digital, detector/generator de paritate.
- **Asociază**: Identifică deosebirile circuitelor combinaţionale tipice: codificator, decodificator, multiplexor, demultiplexor, comparator digital, detector/generator de paritate.
- **Aplică:** precizează utilizările circuitelor combinaţionale tipice: codificator, decodificator, multiplexor, demultiplexor, comparator digital, detector/generator de paritate.
- **Argumentează:** Importanţa circuitelor combinaţionale tipice: codificator, decodificator, multiplexor, demultiplexor, comparator digital, detector/generator de paritate în sisteme de automatizare.

Conducătorul fiecărui grup va rostogoli cubul. Echipa sa va explora tema din perspectiva cerinţei care a căzut pe faţa superioară a cubului şi va înregistra totul pe o foaie de flip-chart.
După 1 oră, grupurile se reunesc în plen şi vor împărtăşi clasei rezultatul analizei.
Afişaţi pe tablă, flip-chart rezultatele întregii discuţii.

Observaţie: Rostogoliţi cubul de mai multe ori, astfel încât echipele să aibă sarcini diferite.

III. Glosar

1. **Algebra logică** - operează cu propoziţii care pot fi adevărate sau false. Unei propoziţii adevărate i se atribuie valoarea “1”, iar unei propoziţii false i se atribuie valoarea “0”. O propoziţie nu poate fi simultan adevărată sau falsă, iar două propoziţii sunt echivalente, din punctul de vedere al algebrei logice, dacă simultan ele sunt adevărate sau false.
2. **Analiza c.l.c**. porneşte de la schema logică cunoscută a circuitului şi urmăreşte stabilirea modului de funcţionare a acestuia, fie prin construirea tabelului de funcţionare, fie prin scrierea formei analitice a funcţiei de ieşire.
3. **Circuite digitale CMOS** familie de circuite logice cu tranzistoare MOS complementare
4. **Circuite digitale TTL** familie de circuite logice cu tranzistoare bipolare, alimentată la +5 V
5. **Circuite open-colector** circuite logice integrate la care lipse]te rezistorul care lega la alimentarea pozitivă colectorul tranzistorului final; acest rezistor trebuie montat extern de către utilizator;
6. **Circuitele logice combinaţionale** sunt circuite fără memorie (independente de propriile stări anterioare), caracterizate prin faptul că semnalele de ieşire sunt combinaţii logice ale semnalelor de intrare, existând numai atâta timp cât acestea din urmă există.
7. **Codificatorul** este circuitul logic combinaţional care generează la ieşire un cod unic pentru fiecare intrare activată.
8. **Comparatorul digital** este circuitul logic combinaţional care realizează determinarea valorii relative a două numere binare A şi B.
9. **Curent de ieşire**: curent ce se poate închide prin ieşirea circuitului pentru nivelele logice de ieşire
10. **Curent de intrare (absorbit)**: curent ce se poate închide prin intrarea circuitului pentru nivelele logice de intrare
11. **Decodificatoarele** sunt circuite logice combinaţionale cu n intrări şi m ieşiri care activează una sau mai multe ieşiri în funcţie de cuvântul de cod aplicat la intrare ($m=2^n$).
12. **Demultiplexoarele (DMUX)** sunt circuite logice combinaţionale care asigură transmiterea datelor de la o singură sursă de date la *m* receptoare succesive.
13. **Detectorul de paritate** este un circuit logic combinaţional care are rolul de a determina *paritatea* sau *imparitatea* numărului de variabile de intrare egale cu 1 logic.
14. **Diagrama Veitch-Karnaugh** – este o reprezentare grafică a formelor canonice ale unei funcţii logice. Elementele mulţimii de intrare sunt reprezentate de suprafeţe dreptunghiulare, din intersectarea cărora rezultă termenii canonici.
15. ***Digital Works***(Digital Works for Microsoft Windows 2.04 © 1997 David John Barker)- soft de proiectare şi simulare în domeniul electronicii digitale.
16. **Fan-in** (factor de încărcare la intrare): numărul de ieşiri care pot fi conectate la o intrare.
17. **Fan-out** numărul maxim de intrări, din aceeaşi serie de circuite digitale, pe care le poate comanda o ieşire; la familia TTL acesta este, în general egal cu 10;
18. **Forma canonică -** presupune operarea cu termeni canonici. Prin termen canonic înţelegem un termen în care sunt prezente toate variabilele independente, luate sub formă directă sau negată.
19. **Forma canonică conjunctivă -** În cadrul formei canonice conjunctive (**f.c.c.**), termenii sunt legaţi între ei prin conjuncţii, iar variabilele - în cadrul fiecărui termen, numit "constituent al lui zero" - prin disjuncţii.
20. **Forma canonică disjunctivă -** În cadrul formei canonice disjunctive (**f.c.d.**) Termenii sunt legaţi între ei prin disjuncţii, iar variabilele - în cadrul fiecărui termen, numit "constituent al unităţii" - prin conjuncţii.

21. **Forma de undă** - reprezentarea, de obicei pe un osciloscop, a modului în care variază în timp un parametru fizic oarecare al unui semnal.
22. **Forma elementară -** are în alcătuire cel puţin un termen elementar. Prin termen elementar se înţelege un termen care nu conţine toate cele n variabile ale funcţiei, deci care nu este canonic.
23. **Funcţie logică** – este o funcţie de una sau mai multe variabile care nu pot lua decât două valori: “0” sau “1”.
24. **Implementarea unei funcţii logice** – realizarea circuitului electronic care realizează funcţia propusă.
25. **Metoda algebrică** constă în aplicarea succesivă a postulatelor şi teoremelor algebrei booleene scrise sub formă canonică disjunctivă sau conjunctivă
26. **Minimizarea** - reprezintă trecerea de la o formă canonică la o formă elementară de exprimare a unei funcţii logice, deci eliminarea unor variabile de intrare din termenii funcţiei.
27. **Multiplexorul** este un circuit combinaţional care transmite un semnal de la o intrare selectată la o ieşire unică.
28. **Nivele logice de ieşire**: intervalele de tensiune pentru care se atribuie 0 si 1 la ieşirea unui circuit.
29. **Nivele logice de intrare:** intervalele de tensiune pentru care se atribuie nivelele logice 0 si 1 la intrarea unui circuit.
30. **Poartă logică** circuit logic (integrat) care implementează o funcţie logică simplă: AND, OR, NOT, NAND, NOR, XOR;
31. **Pulser logic** – este un instrument utilizat pentru analiza funcţionării şi depanarea circuitelor digitale; cu ajutorul său se aplică impulsuri logice pe intrările circuitelor digitale, fără a fi necesar ca acestea să fie deconectate din circuit.
32. **Semnal digital (logic)** semnal care are numai două stări cu semnificaţie, puse în corespondenţă cu numerele binare 0 şi 1 sau cu valorile de adevăr ADEVĂRAT şi FALS
33. **Sinteza c.l.c.** porneşte de la funcţia pe care trebuie să o îndeplinească circuitul şi îşi propune obţinerea unei variante (minimale) a structurii acestuia.
34. **Sonda logică** - este un instrument utilizat pentru analiza funcţionării şi depanarea circuitelor digitale; funcţionează atât ca detector de nivel cât şi ca detector de fronturi.
35. **Tabel de adevăr** – tabel care conţine, ordonat, toate configuraţiile de intrare posibile precum şi toate valorile corespunzătoare funcţiei de ieşire.

IV. Bibliografie

1. Cosma, Dragoş şi alţii: Componente şi circuite electronice – Lucrări de laborator, Ed. Arves, 2008
2. Mureşan, Tiberiu şi alţii: Circuite integrate numerice – Aplicaţii şi proiectare, Ed. De Vest, 2000
3. Spânulescu,I., Spânulescu, S.: Circuite integrate digitale şi sisteme cu microprocesoare, Ed. Victor, 1996
4. Ştefan, Gheorghe, Bistriceanu, Virgil: Circuite integrate digitale – proiectare, probleme, Ed. Didactică şi Pedagogică, 1992.
5. Toacşe, Gheorghe, Nicula, Dan, Electronica digitală, Editura tehnică,Bucureşti, 2005
6. Trifu, Adriana: Electronică digitală, Ed. Economică, 2001
7. www.electronics-lab.com
8. www.electronics-tutorials.ws
9. www.williamson-labs.com
10. www.educypedia.be/electronics
11. www.allaboutcircuits.com
12. www.datasheetcatalog.com
13. www.datasheetcatalog.org
14. www.datasheetarchive.com